(19) Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 10 2004 052 096 A1** 2006.04.27

(12) # Offenlegungsschrift

(21) Aktenzeichen: **10 2004 052 096.8**
(22) Anmeldetag: **26.10.2004**
(43) Offenlegungstag: **27.04.2006**

(51) Int Cl.[8]: ***H01L 23/62*** (2006.01)

(71) Anmelder:
**Universität Bremen, 28359 Bremen, DE**

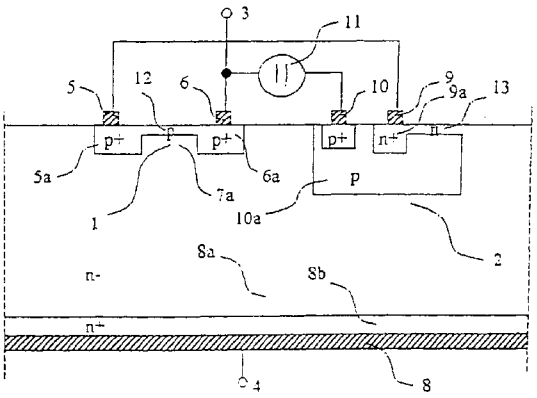
(74) Vertreter:
**Dziewior und Kollegen, 89073 Ulm**

(72) Erfinder:
**Silber, Dieter, Prof. Dr., 63179 Obertshausen, DE;**
**Rosensaft, Boris, Dipl.-Ing., 28219 Bremen, DE;**
**Joos, Joachim, Dipl.-Ing., 27711 Osterholz-Scharmbeck, DE**

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

(54) Bezeichnung: **Halbleiterschaltelement**

(57) Zusammenfassung: Das Halbleiterschaltelement besteht aus einer monolithisch integrierten Serienschaltung von feldeffektgesteuerten Transistoren (1), (2), die jeweils einen Source-, Drain- und einen Gate-Anschluss aufweisen. Der eine Transistor (1) ist ein n-Kanal-Typ und der andere Transistor (2) ein p-Kanal-Typ. Die Source-Anschlüsse (6), (9) der beiden Transistoren sind miteinander galvanisch verbunden, wobei die an dem jeweils einen der beiden Transistoren abfallende Spannung den jeweils anderen Transistor in Richtung einer höheren Durchlassspannung steuert. Der Gate-Anschluss (7) oder (10) des einen Transistors (1) oder (2) ist herausgeführt; zwischen diesem Gate-Anschluss und dem Drain-Kontakt (8) bzw. (5) des jeweils anderen Transistors ist eine Steuerspannungsquelle (11) angeschlossen.



## Beschreibung

**[0001]** Die Erfindung betrifft ein Halbleiterschaltelement, bestehend aus einer monolithisch integrierten Serienschaltung von feldeffektgesteuerten Transistoren, mit jeweils einem Source-, Drain- und einem Gate-Anschluß, wobei der eine Transistor ein n-Kanal- und der andere Transistor ein p-Kanal-Typ ist und die Source-Anschlüsse der beiden Transistoren miteinander galvanisch verbunden sind und wobei die an den Transistoren abfallenden Spannungen den jeweils anderen Transistor in Richtung einer höheren Durchlassspannung steuern. Ein solches Halbleiterschaltelement besitzt die Fähigkeit, sich bei Überschreiten eines vorgegebenen Laststroms regenerativ abzuschalten.

**[0002]** Halbleiterschaltelemente der Leistungselektronik mit der Eigenschaft, den Laststrom auf ein vorgegebenes, meist durch die Ansteuerung einstellbares Niveau zu begrenzen, sind seit langem bekannt. Grundsätzlich haben fast alle Arten von Leistungstransistoren diese Fähigkeit. Bei Überschreiten eines zulässigen Laststroms, beispielsweise bei Kurzschluss, wird der Strom begrenzt und dann aktiv abgeschaltet. Die zulässigen Strom- und Spannungsniveaus werden manchmal durch einen "sicheren Arbeitsbereich" gekennzeichnet.

**[0003]** Es sind auch Thyristorschaltungen bekannt, mit denen eine Strombegrenzung erreicht werden kann. Dies sind beispielsweise die Kaskodenschaltungen, bei denen ein abschaltfähiger Thyristor und ein Transistor zu einem "Emitter Switched Thyristor" zusammengeschaltet werden.

**[0004]** Es gibt auch zahlreiche Vorschläge, voll integrierte "Emitter Switched Thyristoren" herzustellen (Fig. 1, Fig. 2). Diese Bauelemente haben jedoch einen stark begrenzten sicheren Arbeitsbereich, weil der Ansteuertransistor einen parasitären, nicht mehr abschaltbaren Thyristor ausbilden kann. Die Vermeidung dieses Effekts, beispielsweise durch dielektrische Isolationsverfahren, ist außerordentlich aufwendig. Grundsätzlich erwartet man von dem "Emitter Switched Thyristor" besonders gute Durchlasseigenschaften bei hohen Sperrfähigkeiten, die denjenigen der Leistungstransistoren überlegen sind. Bauelemente dieser Art sind im Lehrbuch "Power Semiconductor Devices", B. Jayant Baliga, PWS Publishing Company, Kapitel 9.4 beschrieben.

**[0005]** Es sind Schaltungskonzepte bekannt, die es erlauben, bei Überstrom oder Kurzschluss die Halbleiterschalter so rasch abzuschalten, dass eine Zerstörung der Schaltung vermieden wird. Bei einigen Anwendungen kleiner oder mittlerer Leistung sind solche Zusatzfunktionen monolithisch integriert. Verwirklicht werden diese Zusatzfunktionen durch besondere Sensoren für die Stromhöhe oder die Temperatur des Schaltelements, durch Auswerteschaltungen für diese Sensoren und besondere Maßnahmen zum schnellen Abschalten.

**[0006]** Seit sehr langer Zeit ist ein Schaltungsprinzip und Bauelement bekannt, mit dem ein regeneratives Selbst-Abschalten des Laststroms bewirkt wird. Es ist in einem bekannten Lehrbuch "Feldeffekttransistoren", R.Paul, VEB Verlag Technik, Berlin, 1972, S. 148-150 als Verschaltung eines p-Kanal-Sperrschicht-Feldeffekttransistors mit einem komplementären n-Kanal-Transistor beschrieben. Prinzipiell lässt sich das Schaltungsprinzip auch als duale Entsprechung eines Thyristors deuten (Fig. 3, Fig. 4). Die an den beiden Sperrschichtfeldeffekttransistoren entstehenden Durchlassspannungen werden jeweils auf das Gate des anderen Transistors als stromabschnürende Spannung übertragen. Sobald ein kritischer Laststrom überschritten wird, schaltet das Bauelement ab.

**[0007]** In der US-Patentschrift US 006 107 664 ist ein Bauelement beschrieben, welches genau dem oben angegebenen Prinzip folgt, anstelle der selbstleitenden Sperrschicht-Feldeffekttransistoren jedoch selbstleitende Feldeffekttransistoren vom MOSFET-Typ verwendet. Dieses Bauelement ist für relativ hohe Sperrfähigkeiten bestimmt und besitzt daher noch besondere integrierte Komponenten zur Verhinderung von Spannungsdurchschlägen an einem der MOS-Gates. Es ist als Sicherungselement geeignet und besitzt in der beschriebenen Version keine externe Ansteuerbarkeit. Es ist stark vereinfacht in Fig. 5 dargestellt. Die beiden Sperrschichtfeldeffekttransistoren sind durch die MOS-Transistoren PMOS und NMOS1 ersetzt. Der Transistor NMOS2 und die Z-Diode Z begrenzen die Gate-Spannung von PMOS.

**[0008]** In der Deutschen Patentschrift DE 69 715 368 T2 ist ein Bauelement beschrieben, welches auf dem Prinzip des "MOS-gesteuerten Thyristors" (MCT) geschaltet wird und ebenfalls die Fähigkeit besitzt, bei Überstrom abzuschalten. Es ist jedoch bekannt, dass MCT-Bauelemente für hohe Ströme wegen der Gefahr von Stromlokalisierungen keinen ausgeprägten sicheren Arbeitsbereich haben und daher bei "hartem" Ausschalten zerstört werden.

**[0009]** Der Erfindung liegt die Aufgabe zugrunde, ein Halbleiterschaltelement der eingangs genannten Art zu schaffen, das mit regenerativer Überstrom-Abschaltfähigkeit und guten Durchlasseigenschaften ausgestattet ist und durch gesteuertes Einleiten des regenerativen Abschaltvorgangs ausgeschaltet und durch Unterbrechung des regenerativen Ausschaltzustandes eingeschaltet werden kann.

**[0010]** Die erfindungsgemäße Aufgabe wird durch die kennzeichnenden Merkmale des Anspruchs 1 gelöst. Weiterführende Ausgestaltungen ergeben sich

aus den Unteransprüchen.

**[0011]** Der durch die Erfindung erreichte Vorteil besteht zunächst darin, daß das Bauelement als reines Sicherungselement eingesetzt werden kann, bei dem die Höhe des abzuschaltenden Überstroms durch die Ansteuerung beeinflusst werden kann. Das Bauelement kann darüber hinaus auch als Leistungsschalter eingesetzt werden, der infolge seiner eingebauten "Überstrom-Abschaltfähigkeit" einen besonders sicheren Betrieb erlaubt. Bei bisherigen Leistungsschaltelementen sind solche Funktionen nur in relativ aufwendigen Zusatzschaltungen oder integrierten Schaltkreisen verwirklicht.

**[0012]** Die guten Durchlasseigenschaften, die mit diesem Bauelement erreicht werden können, machen es zu einem leistungsfähigen Halbleiterschalter, so dass es selbst in solchen Anwendungen einsetzbar ist, in denen die regenerative Überstrom-Abschaltfähigkeit nicht ausgenutzt wird.

**[0013]** Im folgenden wird die Erfindung anhand von Ausführungsbeispielen näher erläutert; es zeigen:

**[0014]** Fig. 1 die Schichtstruktur eines "Emitter-Switched-Thyristor",

**[0015]** Fig. 2 die Ersatzschaltung des Bauelements nach Fig. 1 mit dem eingezeichneten schädlichen parasitären Thyristor,

**[0016]** Fig. 3 die bekannte Ersatzdarstellung einer Feldeffekt-Tedrode als Verschaltung zweier Sperrschicht-Feldeffekt-Transistoren,

**[0017]** Fig. 4 die zusätzliche Verschaltung als Zweipolelement mit der Fähigkeit zur Überstromabschaltung,

**[0018]** Fig. 5 die schematische Darstellung eines bekannten Zweipol-Elements, das aus Fig. 4 abgeleitet werden kann,

**[0019]** **Fig.** 6 die erfindungsgemäße Schaltung in einer der Fig. 4 entsprechenden Darstellung, bei der eine zusätzliche Steuerspannungsquelle zum gesteuerten Aus- und Einschalten vorgesehen ist,

**[0020]** Fig. 7 die schematische Kennlinie des Schaltelementes nach **Fig.** 6,

**[0021]** Fig. 8 eine alternative Ausführungsform des integrierten Bauelements nach **Fig.** 6 mit einer zusätzlichen Ansteuermöglichkeit des p-Kanal-Transistors,

**[0022]** Fig. 9 die Ausführungsform eines Bauelements mit Emitterschicht zur Injektion von Minoritätsladungsträgern und zusätzlichem "Level-Shifter",

**[0023]** Fig. 10 eine alternative Ausführungsform des Bauelements nach Fig. 9, aber mit "punch-through-level-shifter",

**[0024]** Fig. 11 eine weitere Ausführungsform des Bauelements gemäß

**[0025]** Fig. 10 mit MOS-gesteuertem "level-shifter" und MOS-gesteuertem n-Kanal-Transistor in der normalleitenden Version,

**[0026]** Fig. 12 die Struktur nach Fig. 11, aber mit normal-sperrendem n-Kanal-Tansistor.

**[0027]** Die Fig. 1 – Fig. 5 zeigen den eingangs beschriebenen Stand der Technik, auf den hier nicht nochmals im einzelnen eingegangen weren soll.

**[0028]** Fig. 6a zeigt schematisch die einfachste Version eines erfindungsgemäßen Bauelements nach den Ansprüchen 1 und 2. Das Bauelement besteht aus einem ersten Feldeffekt-Transistor **1**, im vorliegenden Beispiel einem Sperrschicht-Feldeffekt-Transistor mit p-Kanal, einem zweiten Sperrschicht-Feldeffekt-Transistor **2** mit n-Kanal und einer zwischen dem Drain-Anschluss **6** des ersten und dem Gate-Anschluss **10** des zweiten Transistors geschalteten steuerbaren Spannungsquelle **11**. Die Source-Anschlüsse **5** und **9** der Transistoren sind galvanisch miteinander verbunden. Der Drain-Anschluss **8** des Transistors **2** ist mit dem GateAnschluss **7** des Transistors **1** verbunden. Wenn die Spannungsquelle **11** so geschaltet wird, dass am Gate **10** des Transistors **2** ein negatives Potential anliegt, erhöht dieser Transistor seine Durchlassspannung und diese Spannung wird als sperrende Gate-Spannung dem Transistor **1** über das Gate **7** zugeführt. Dadurch kann die Laststromhöhe, durch die das Bauelement regenerativ abschaltet, verringert werden, so daß bei ausreichender Höohe der negativen Spannung das Bauelement abgeschaltet werden kann.

**[0029]** Wenn das Bauelement bei anliegender Sperrspannung eingeschaltet werden soll, muss die Spannung der Steuerspannungsquelle **11** so stark positiv gewählt werden, dass die Sperrung des Transistors **2** aufgehoben wird.

**[0030]** Dadurch erniedrigt dieser Transistor seine Durchlassspannung, so dass auch die Sperrung des Transistors **1** wieder aufgehoben wird. Es fließt ein Laststrom und durch die am Bauelement zusammenbrechende Spannung kehrt das Bauelement in den leitenden Zustand zurück.

**[0031]** Fig. 6b zeigt schematisch die Integration des erfindungsgemäßen Bauelementes nach Fig. 6a. Die gewählten Dotierungen sind gemäß der in der Halbleitertechnologie üblichen Bezeichnung mit "+" und "-" für besonders starke bzw. besonders schwache

Dotierungskonzentrationen bezeichnet. Die Bezugszeichen entsprechen denjenigen von Fig. 6a. Die zu den Source- und Drainanschlüssen gehörenden Halbleiterzonen Drain und Source sind für die Transistoren mit dem entsprechenden gleichem Bezugszeichen, ergänzt durch den Buchstaben "a", versehen. Die als Gate des Transistors **1** wirkende n-Zone **7a** ist Teil der Drain-Schicht **8a**, die zum Zweck besserer Kontaktierbarkeit eine hochdotierte Schicht **8b** enthält. Mit **12** und **13** sind die Kanäle der beiden Transistoren **1** und **2** bezeichnet. Im Bereich der Kanäle kann die Dotierung der Zonen **7a** und **10a** leicht angehoben sein. Der Transistor **1** ist als lateraler Feldeffekttransistor ausgeführt. Der Transistor **2** ist als lateral-vertikaler Transistor ausgeführt.

**[0032]** Fig. 7 zeigt eine weitere Version eines erfindungsgemäßen Bauelements nach den Ansprüchen 1 und 2. Das Bauelement besteht aus zwei Feldeffekt-Transistoren **1**, **2**, von denen einer, vorzugsweise der p-Kanal-Transistor **1**, durch Hinzufügen eines MOS-Gates eine zusätzliche Ansteuermöglichkeit besitzt. Das MOS-Gate besteht aus dem Gate-Oxid **14** und der Gate-Elektrode **15** mit dem Anschluss **16**. Es entsteht dadurch ein "Depletion-Mode"-Transistor. Dieser Transistor wird regenerativ über den Bulk-pn-Übergang **12**, **7a** gesteuert, kann aber zusätzlich durch das MOS-Gate beeinflusst werden. Es ist zweckmäßig, die Transistoren so auszulegen, dass die maximale Blockierspannung dieses p-Kanal-Transistors relativ gering ist, weil dieser Transistor von seiner Drain-Seite aus gesteuert wird.

**[0033]** Zum Ansteuern sind eine variable Steuerspannungsquelle **18** und ein Schalter **17** vorhanden. Das Bauelement stellt bei offenem Schalter **17** einen regenerativ bei Überstrom abschaltenden Schalter dar, wie er bereits im Stand der Technik beschrieben wurde. wird die Steuerspannungsquelle **18** so eingestellt, dass bei Schließen des Schalters **17** am Gate **16** ein positives Potential anliegt, wird der Laststrom ausgeschaltet. Es ist allerdings erforderlich, ein relativ hohes positives Potential am Gateanschluss **16** einzustellen, weil der Sourcebereich **5a** ebenfalls ein positives Potential annimmt. Die Transistoren **1** und **2** sind jedoch so dimensioniert, dass die maximale Source-Spannung nicht größer als ca. 10 bis 50V wird. Wenn das Bauelement wieder eingeschaltet werden soll, wird das Potential über den Schalter **17** auf negatives Potential oder auf das Potential des Kathodenanschlusses **3** geschaltet. Der Transistor **1** wird dann wieder in einen leitenden Zustand versetzt, und der regenerativ gehaltene Ausschaltzustand wird unterbrochen.

**[0034]** Fig. 8 zeigt, wie das Bauelement nach Anspruch 1 und 2 durch eine löcherinjizierende anodenseitige p-Schicht **19** in seiner Durchlasscharakteristik verbessert werden kann. Ähnlich wie bei der Erweiterung von MOS-Feldeffekt-Transistoren zu IGBTs entsteht ein Elektron-Loch-Plasma. Dargestellt ist dies am Beispiel des Bauelements nach Fig. 7, es ist jedoch auf alle Versionen anwendbar.

**[0035]** Es ist ein bei IGBTs bekannter Störzustand, dass das Bauelement in einen Thyristor-Zustand übergeht ("Latchen") und dann nicht mehr abgeschaltet werden kann. Dieser Latch-Zustand beruht auf einer Bipolar-Injektion von Elektronen aus dem n-Source-Bereich und entsteht, wenn die aus der Schicht **19** in die Schicht **10a** einströmenden Löcher beim Abfluss zum Anschluss **10** ein so hohes Potential erzeugen, dass die Schichten **9a** und **10a** wie Emitter-Basis-Schichten eines Bipolartransistors im Leitzustand gepolt sind. Dieser Zustand ist bei dem vorliegenden Bauelement nicht nur unschädlich, sondern sogar erwünscht. Dem n-Kanal-Transistor ist der p-KanalTransistor vorgeschaltet, und beim "Latchen" wird dieses Bauelement zu einer speziellen Version des bekannten "Emitter-Switched-Thyristor"(EST). Diese Version hat sogar noch den besonderen Vorteil, dass der bei den bekannten ESTs auftretende sekundäre Latch-Vorgang hier nicht eintritt.

**[0036]** Fig. 9 zeigt eine Version des Bauelementes, in der dieser Latch-Zustand durch Einführung eines "Level-Shifters" **20** besonders begünstigt wird. Der "Level-Shifter" hat die Aufgabe, das Potential der p-Zone unterhalb des n-Source-Bereichs so weit anzuheben, dass eine Bipolar-Injektion erzwungen wird. Die notwendige Potentialanhebung von ca. 1 – 5 Volt kann durch in Durchlassrichtung geschaltete Diodenketten oder durch eine Z-Diode bewirkt werden. Wegen der relativ geringen Spannungen des "Level-Shifters" wird das Ausschalten des Bauelements nicht behindert. Im dargestellten Beispiel besteht dieser "Level-Shifter" aus den Schichten **10b** und **21**, die eine in Durchlassrichtung gepolte Diode bilden. Die Dotierungshöhen sind so gewählt, dass die n+-Schicht nicht zu einer störenden Elektroneninjektion führt.

**[0037]** Fig. 10 zeigt das Bauelement von Fig. 9 mit einer besonders einfach integrierbaren Version des "Level-Shifters". Durch Separation der beiden p-Schichten in einen geringen Abstand wird bei der erforderlichen Spannung ein Durchgreifen der Raumladungszone auf die zweite p-Zone erreicht, womit ein Abfließen der Löcher aus der ersten Schicht möglich ist. Die Schichten **6a**, **8a** und **10a** bilden einen pnp-Transistor mit dem Kollektor-Übergang **8a**, **10a**, der in bekannter weise durch Ausdehnung der Raumladungszone bis zur Emitter-Schicht **6a** in Durchbruch gerät. Es ist dazu zweckmäßig, diese punch-through-Spannung auf einen Wert von 3 – 6V festzulegen.

**[0038]** Fig. 11 zeigt eine Version des Bauelements, bei der der "Punch-Through-Level-Shifter" **20** durch eine zusätzliche MOS-Gate-Struktur, die aus einem

Oxid **22** und einer Metallisierung **23** besteht, zu einem normal-sperrenden p-Kanal-Feldeffekt-Transistor erweitert wird. Außerdem wird der n-Kanal-Transistor **2** durch Hinzufügen eines MOS-Gates, das aus einem Oxid **24** und einer Metallisierung **25** besteht, ebenfalls extern steuerbar. Für den p-Kanal-Transistor **1** wird keine Ansteuerung vorgesehen. Dies hat den Vorteil, dass eine große Freiheit zur Ausgestaltung des p-Kanal-Transistors besteht. Das Abschalten des Bauelements erfolgt durch Ansteuern des "Level-Shifters" mit einem negativen Potential und durch Abschalten des n-Kanals, ebenfalls durch ein negatives Potential. Der Latch-Zustand wird ebenfalls unterbrochen, weil der mögliche Löcher-Abfluss aus der p-Schicht die Durchlasspolung des parasitären npn-Transistors verhindert. Das Einschalten erfolgt durch ein positives Gate-Potential, und der regenerative Sperrzustand wird durch den Zusammenbruch der Spannung über dem Bauelement aufgehoben. Im Durchlasszustand sind die Ansteuerpotentiale so gewählt, dass der Latch-Zustand besteht. Abgeschaltet wird das Bauelement durch negatives Potential am MOS-Gate der Punch-Through-Struktur. Die Anschlüsse der beiden MOS-Gates können zu einem einzigen Steuerkontakt zusammengefasst werden.

**[0039]** Fig. 12 zeigt die gleiche Struktur, aber mit einem normalsperrenden n-Kanal-Transistor **2**, so dass sich ein Bauelement ergibt, welches sich bei Gate-Potential "0" zunächst im Sperrzustand befindet.

### Patentansprüche

1. Halbleiterschaltelement, bestehend aus einer monolithisch integrierten Serienschaltung von feldeffektgesteuerten Transistoren (**1**), (**2**), mit jeweils einem Source-, Drain- und einem Gate-Anschluß, wobei der eine Transistor (**1**) ein n-Kanal-Typ und der andere Transistor (**2**) ein p-Kanal-Typ ist und die Source-Anschlüsse (**6**), (**9**) der beiden Transistoren (**1**,**2**) miteinander galvanisch verbunden sind und wobei die jeweils an dem einen der beiden Transistoren (**1**,**2**) abfallende Spannung den jeweils anderen Transistor in Richtung einer höheren Durchlassspannung steuert, **dadurch gekennzeichnet**, dass der Gate-Anschluss (**7**) oder (**10**) des einen Transistors (**1**) oder (**2**) herausgeführt ist und dass zwischen diesem Gate-Anschluss und dem Drain-Kontakt (**8**) bzw. (**5**) des jeweils anderen Transistors eine Steuerspannungsquelle (**11**) angeschlossen ist.

2. Halbleiterschaltelement nach Anspruch 1, dadurch gekennzeichnet, dass die Höhe und die Richtung der Spannung der Steuerspannungsquelle (**11**) so gewählt wird, dass der gesteuerte Transistor in eine zum Abschalten der Gesamtanordnung ausreichend hohe Durchlassspannung gesteuert wird.

3. Halbleiterschaltelement nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Spannung der Steuerspannungsquelle (**11**) nach Vorzeichen und Höhe so gewählt wird, dass der gesteuerte Transistor wieder in einen derart leitenden Zustand versetzt wird, dass seine Durchlassspannung niedriger ist, als die zum Sperren des anderen Transistors erforderliche Steuerspannung.

4. Halbleiterschaltelement nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass der p-Kanal-Transistor (**1**) für eine Sperrfähigkeit von maximal 50 Volt ausgelegt wird.

5. Halbleiterschalter nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass mindestens einer der beiden integrierten Transistoren ein MOS-Feldeffekttransistor ist, der über den "Bulk"-pn-Übergang (**7a**,**12**) vom Potentialabfall des anderen Transistors gesteuert wird und der über das MOS-Gate (**14**,**15**) zusätzlich über einen weiteren Anschluss (**16**) gesteuert werden kann.

6. Halbleiterschalter nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass einer der beiden Feldeffekt-Transistoren eine zusätzliche Emitterschicht (**19**) zur Injektion von Minoritätsladungsträgern aufweist.

7. Halbleiterschalter nach Anspruch 6, dadurch gekennzeichnet, dass derjenige Transistor, der mit der Emitterschicht (**19**) versehen ist, zusätzliche Komponenten (**20**) aufweist, welche durch Aufbau eines Zusatzpotentials den Abfluss der injizierten Minoritätsträger behindern.

8. Halbleiterbauelement nach Anspruch 7, dadurch gekennzeichnet, dass die potentialanhebende Komponente (**20**) eine in Durchlassrichtung gepolte Diode ist.

9. Halbleiterschaltelement nach Anspruch 7, dadurch gekennzeichnet, dass die potentialanhebende Komponente (**20**) eine Z-Diode ist.

10. Halbleiterschaltelement nach Anspruch 7, dadurch gekennzeichnet, dass die potentialanhebende Komponente (**20**) durch eine punch-through-Struktur, bestehend aus entsprechend dotierten Zonen (**10a**), (**8a**) und (**6a**), gebildet ist.

11. Halbleiterschaltelement nach Anspruch 10, dadurch gekennzeichnet, dass die potentialanhebende punch-through-Struktur (**20**) mit einer MOS-Gateelektrode (**22**,**23**) versehen ist, welche die Bildung oder Unterbrechung eines die punch-through-Struktur überbrückenden Ladungsträgerkanals ermöglicht.

12. Halbleiterschaltelement nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass einer der beiden Teiltransistoren (**1**,**2**) als normal-sperrender Teiltransistor mit MOS-Gate ausgestaltet ist.

13. Halbleiterschaltelement nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass das Schaltelement allein durch MOS-Ansteuerung eines der beiden Transistoren (**1**) oder (**2**) gesteuert wird, wobei der jeweils andere ein selbstleitender Transistor ist.

14. Halbleiterschaltelement nach Anspruch 11 oder 12, dadurch gekennzeichnet, dass der normalsperrende Transistor durch die Ansteuerung des Punch-Through-Level-Shifters ausgeschaltet wird.

15. Halbleiterschaltelement nach Anspruch 11, dadurch gekennzeichnet, dass die beiden MOS-Gates des Level-Shifters (**20**) und eines der beiden Transistoren mit einem gemeinsamen Steueranschluss kontaktiert werden.

16. Halbleiterschaltelement nach Anspruch 1, dadurch gekennzeichnet, dass die als Gate-Strukturen vorgesehenen Halbleiterschichten (**7a**) und (**10a**) im Bereich der Kanäle (**12**) und (**13**) in ihrer Dotierungskonzentration angehoben sind.

17. Ansteuerung der Schaltelemente nach Anspruch 2, dadurch gekennzeichnet, dass die Ansteuerung in drei Spannungshöhen erfolgt, die den Zuständen "Einschalten", "Eingeschaltet" und "Ausschalten" entsprechen.

Es folgen 7 Blatt Zeichnungen

**Anhängende Zeichnungen**

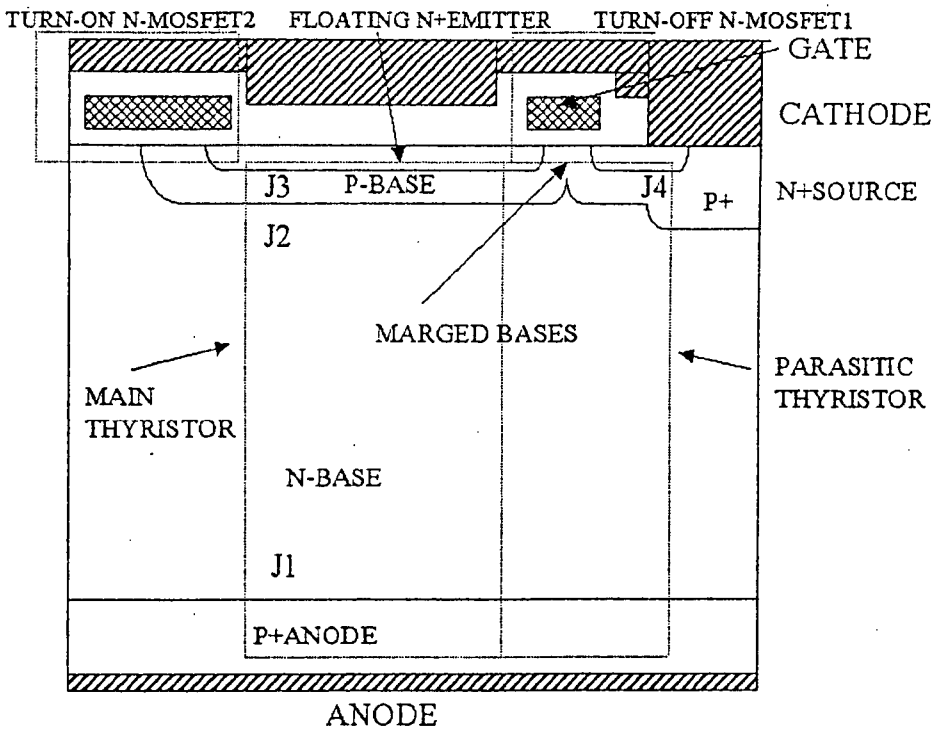



Fig.1

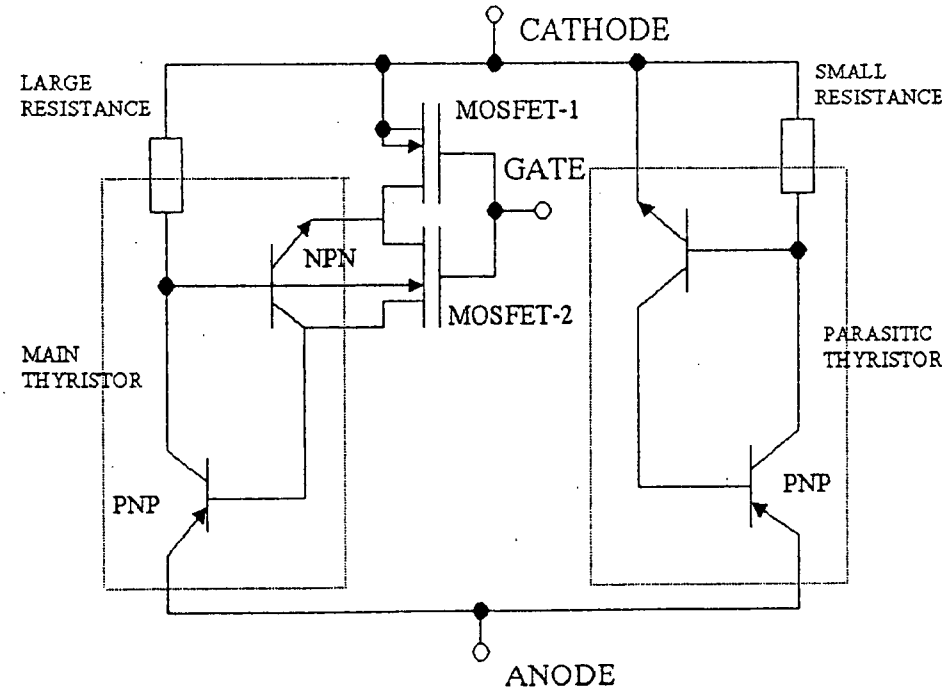



Fig.2

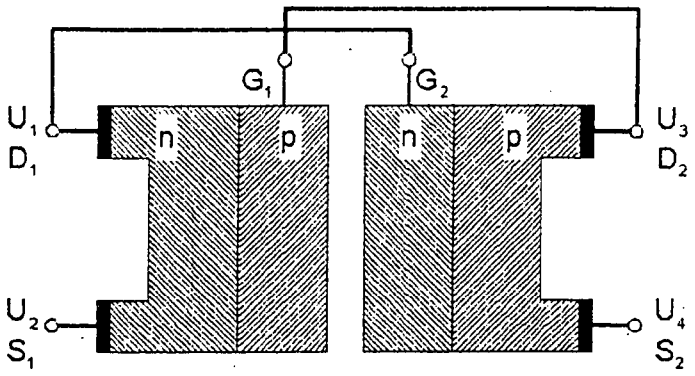



Fig.3

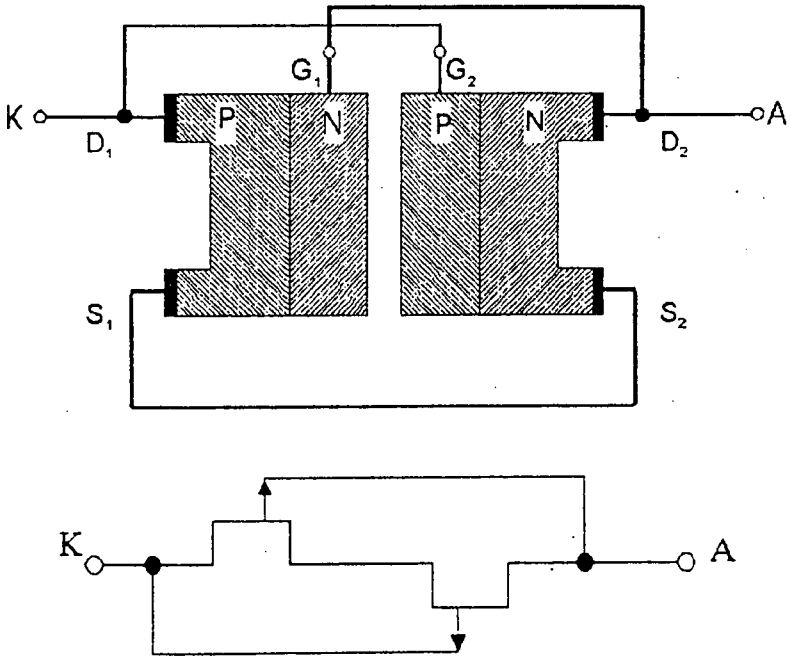



Fig.4

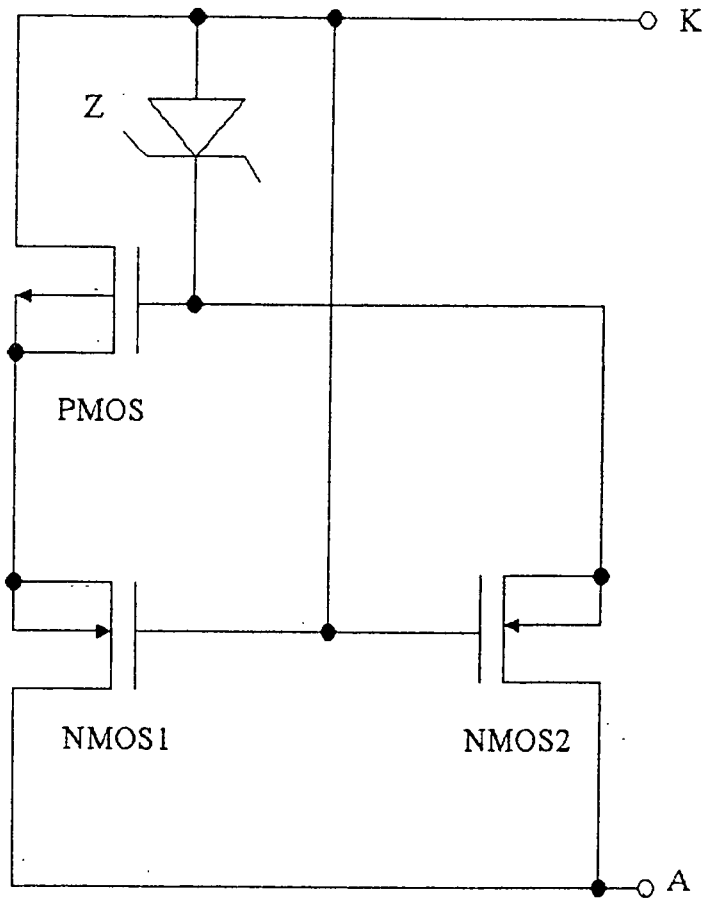



Fig.5

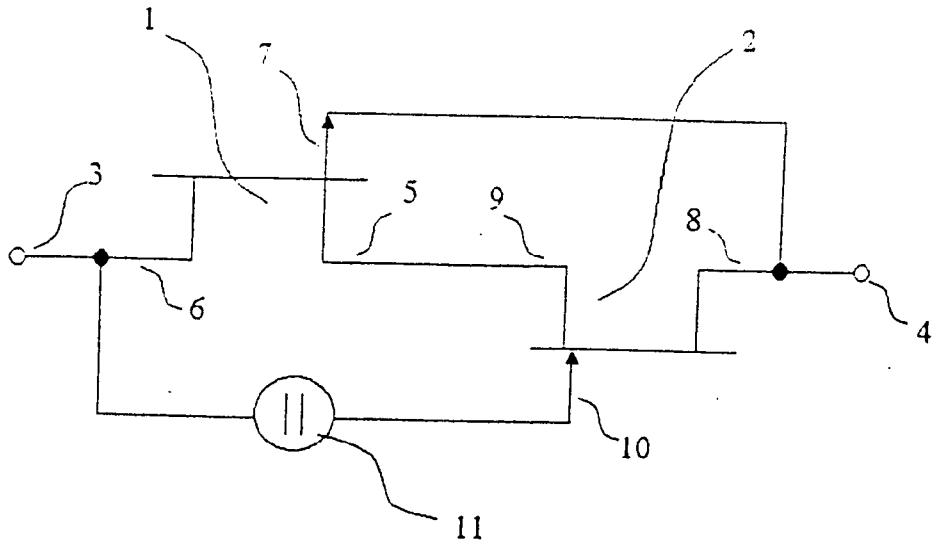

1
7
2
3
5
9
8
6
4
10
11

Fig.6a

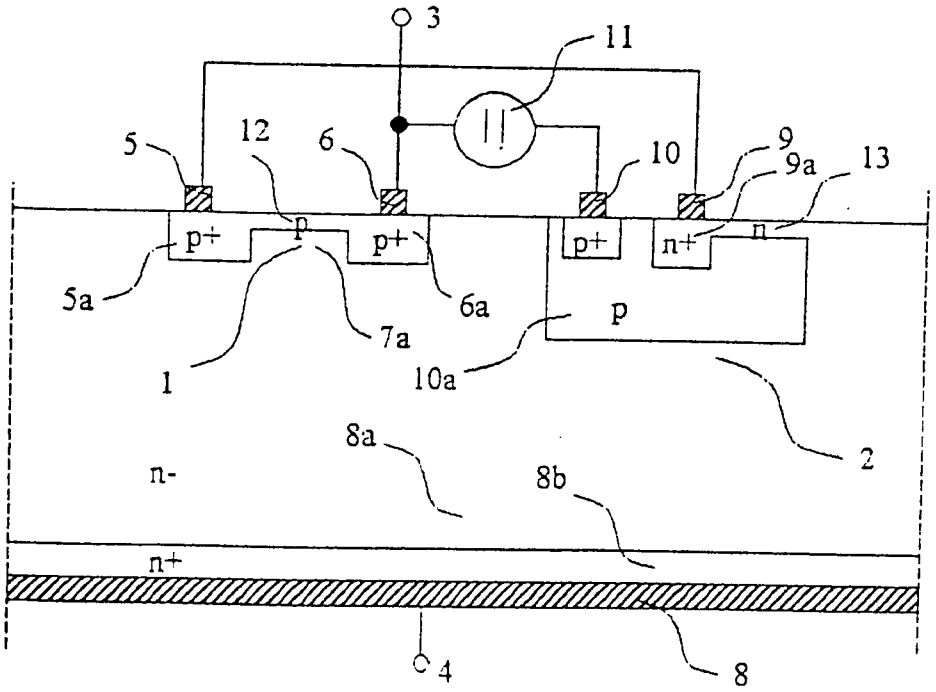

3
11
5
12
6
10
9
9a
13
p+
p
p+
p+
n+
n
5a
6a
7a
p
1
10a
2
8a
n-
8b
n+
4
8

Fig.6b

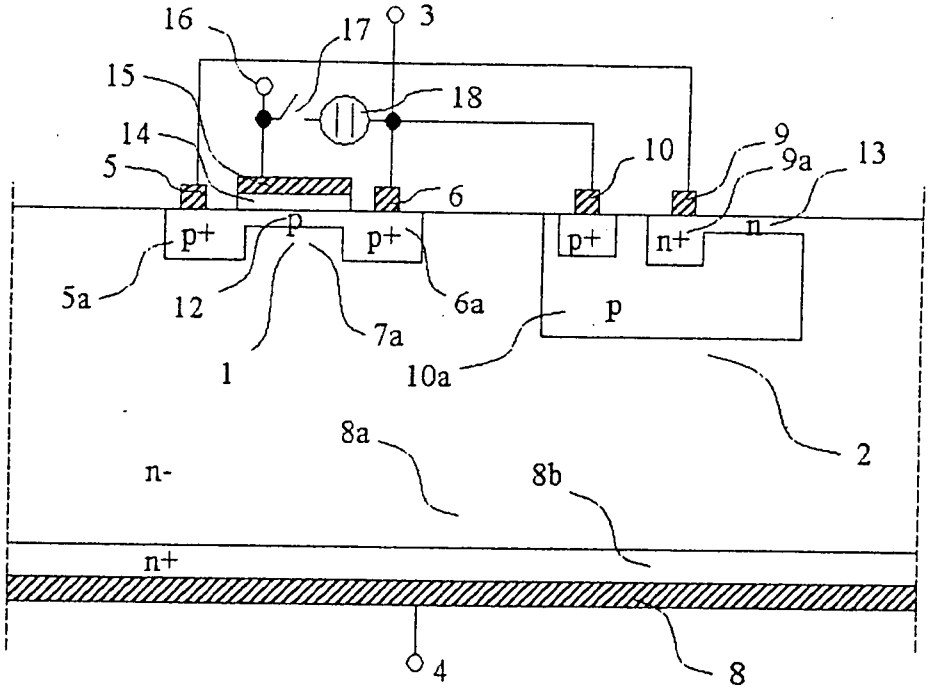

16
17
3
15
18
14
5
6
10
9
9a
13
p+
p
p+
p+
n+
n
5a
12
6a
7a
1
10a
p
2
8a
n-
8b
n+
4
8

Fig.7

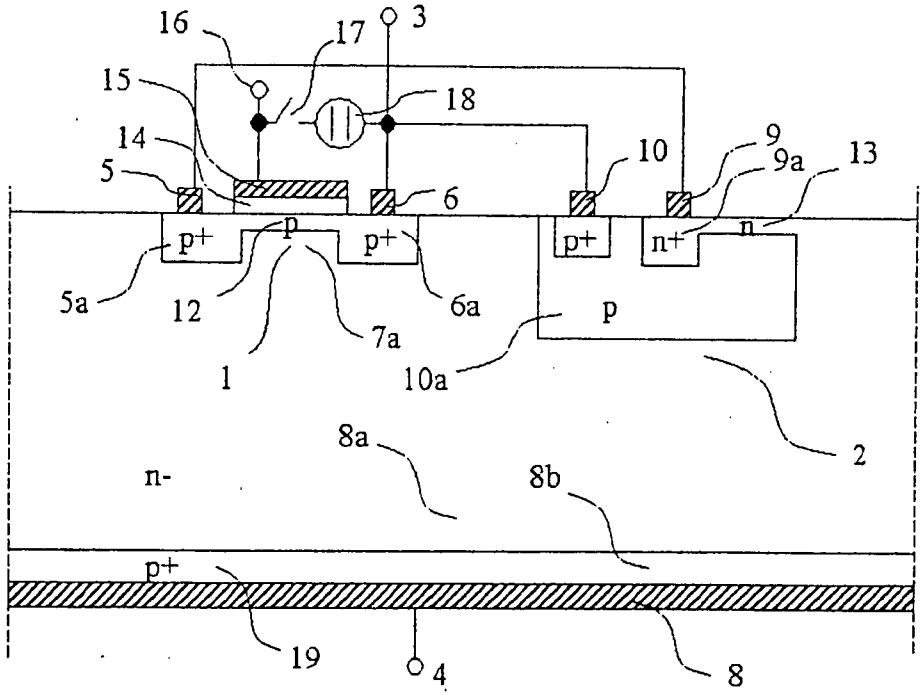

16
17
3
15
18
14
5
6
10
9
9a
13
p+
p
p+
p+
n+
n
5a
12
6a
7a
1
10a
p
2
8a
n-
8b
p+
19
4
8

Fig.8

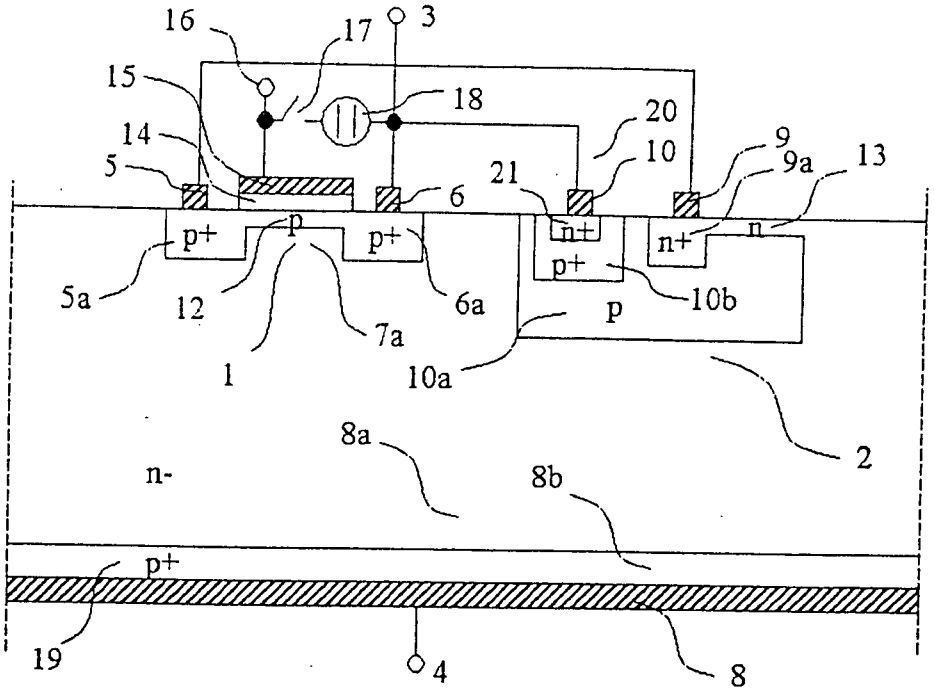

16
17
3
15
18
20
14
10
9
9a
13
5
21
6
p+
p
p+
n+
n+
n
p+
5a
12
6a
10b
p
7a
1
10a
2
8a
n-
8b
p+
19
4
8

Fig.9

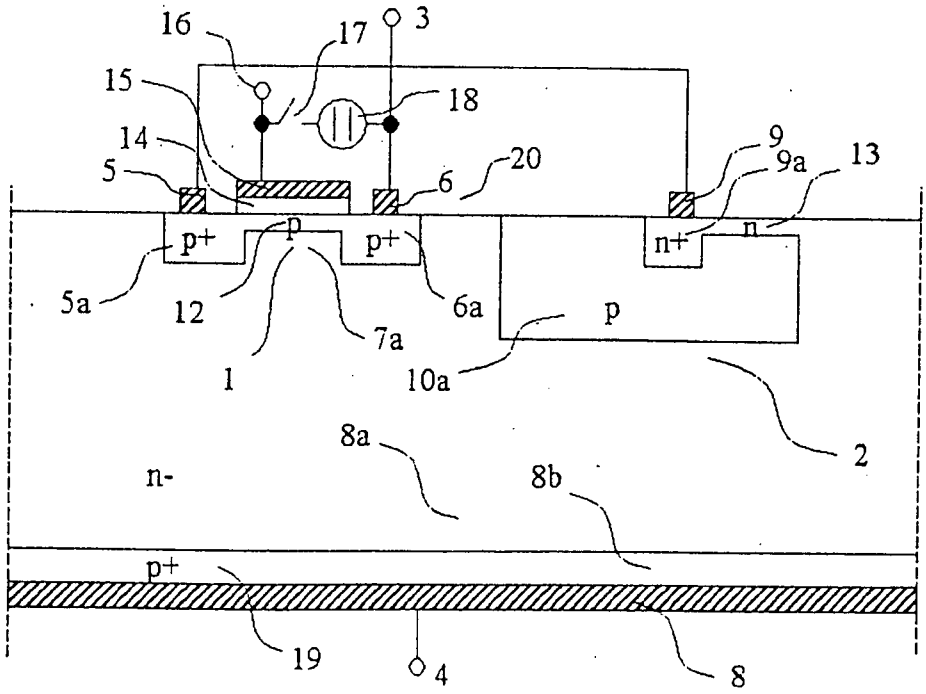

16
17
3
15
18
14
9
9a
13
5
6
20
p+
p
p+
n+
n
5a
12
6a
p
7a
1
10a
2
8a
n-
8b
p+
19
4
8

Fig.10

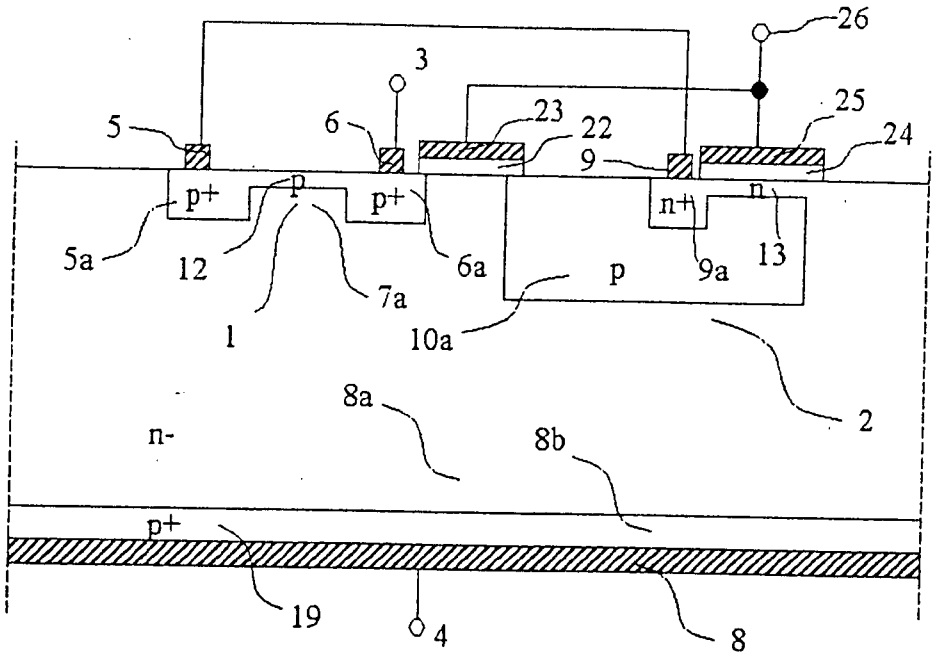

26
3
5
6
23
22
25
24
9
p+
p
p+
n+
n
5a
12
6a
p
9a
13
7a
1
10a
2
8a
n-
8b
p+
19
4
8

Fig.11

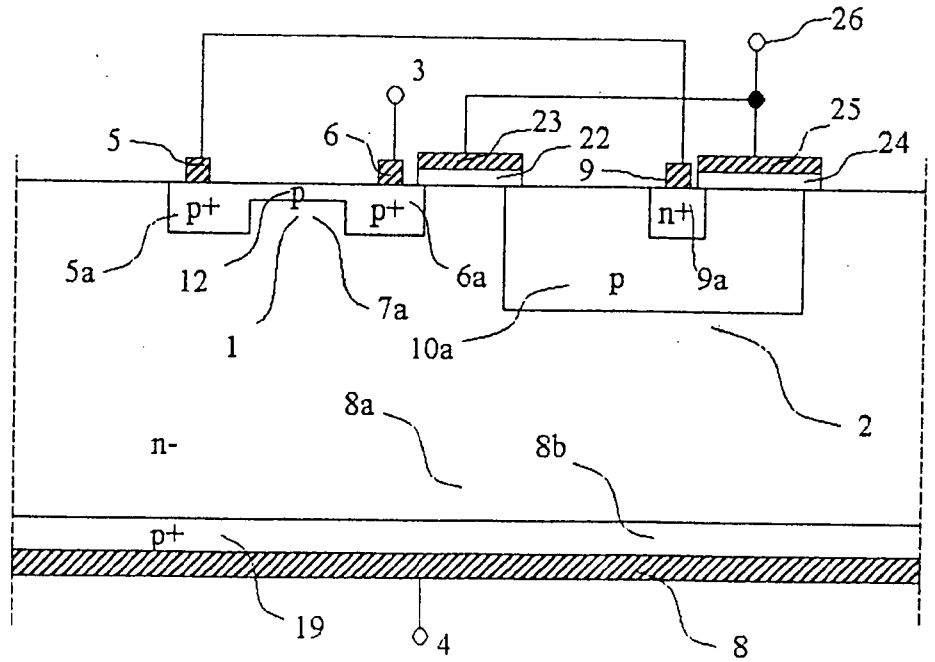

26
3
5
6
23
22
25
24
9
p+
p
p+
n+
5a
12
6a
p
9a
7a
1
10a
2
8a
n-
8b
p+
19
4
8

Fig.12