(19) Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 10 2007 009 217 A1** 2008.08.28

(12) # Offenlegungsschrift

(21) Aktenzeichen: **10 2007 009 217.4**
(22) Anmeldetag: **26.02.2007**
(43) Offenlegungstag: **28.08.2008**

(51) Int Cl.[8]: ***H02M 7/48*** (2006.01)
H02M 5/44 (2006.01)

(71) Anmelder:
Universität Bremen, 28359 Bremen, DE

(74) Vertreter:
Fink Numrich Patentanwälte, 80634 München

(72) Erfinder:
Orlik, Bernd, 27793 Wildeshausen, DE; Christ, Timo, 28201 Bremen, DE

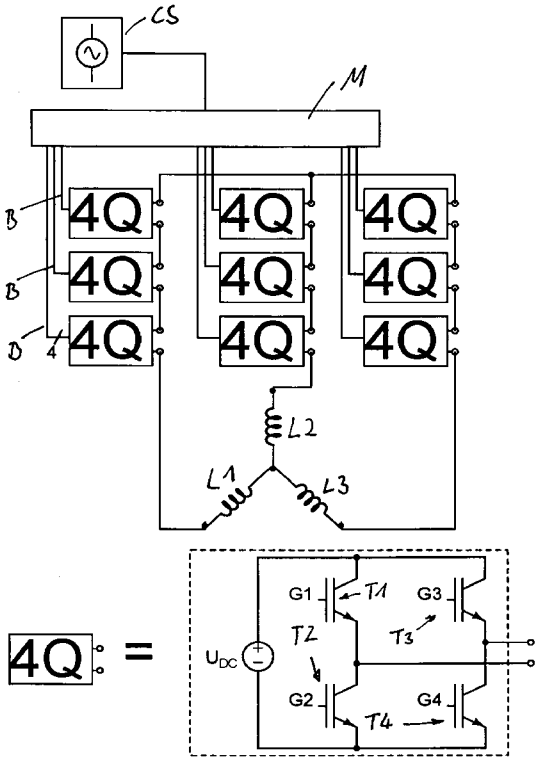
(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:
DE 196 50 994 C1
US 38 67 643 A
A Simple and Generalized Space Vector PWM Control of Cascaded H-Bridge Multilevel Inverters Jana, Kartick Chandra, Biswas, Sujit Kumar, Thakura, Parasuram, Industrial Technology, 2006, ICIT 2006, IEEE International Conference on 15-17 Dec. 2006 Page(s): 1281-1286;
A general space vector PWM control algorithm for multilevel inverters Sanmin Wei, Bin Wu, Fahai Li,Congwei Liu, Applied Power Electronics Conference and Exposition, 2003, APEC '03 Eighteenth Annual IEEE Volume 1, 9-13 Feb. 2003 Page(s): 562-568 vol.1;
An improved carrier-based SVPWM method using leg voltage redundancies in generalized cascaded multilevel inverter topology Dea-Wook Kang, Yo-Han Lee, Bum-Seok Suh, Chang-Ho Choi, Dong-Seok Hyun, Power Electronics, IEEE Transactions on Volume 18,Issue 1, Part 1, Jan. 2003 Page(s): 180-187;

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gemäß § 44 PatG ist gestellt.

(54) Bezeichnung: **Verfahren zum programmgesteuerten Betrieb eines Frequenzumrichters**

(57) Zusammenfassung: Die Erfindung betrifft ein Verfahren zum programmgesteuerten Betrieb eines Frequenzumrichters, umfassend wenigstens eine durch eine oder mehrere Gleichspannungen (U_{DC}) gespeiste Schaltanordnung zur Erzeugung einer durch einen Steuersignalverlauf (CS) vorgegebenen Ausgangsspannung, wobei die Schaltanordnung eine Vielzahl von ansteuerbaren Schaltelementen (T1, T2, T3, T4) beinhaltet, dadurch gekennzeichnet, dass
- eine Mehrzahl von in der wenigstens einen Schaltanordnung einstellbaren Schaltkombinationen ermittelt wird und/oder aus einem Speicher ausgelesen wird, wobei sich eine Schaltkombination aus jeweiligen Schaltzuständen der Schaltelemente (T1, T2, T3, T4) in der wenigstens einen Schaltanordnung ergibt und wobei einer Schaltkombination eine Ausgangsspannung zugeordnet ist, welche die durch die Schaltkombination in der wenigstens einen Schaltanordnung erzeugte Ausgangsspannung ist;
- in zeitlichen Abständen jeweils aus dem aktuellen Steuersignal (CSV) des Steuersignalverlaufs (CS) ein Sollwert (SV) der in der wenigstens einen Schaltanordnung zu erzeugenden Ausgangsspannung ermittelt wird, wobei aus der Mehrzahl von einstellbaren Schaltkombinationen unter Berücksichtigung der den Schaltkombinationen zugeordneten Ausgangsspannungen eine Schaltkombination in Abhängigkeit von dem Sollwert (SV) ausgewählt wird;
- die ausgewählte Schaltkombination in der wenigstens einen Schaltanordnung durch entsprechende Ansteuerung der Schaltelemente (T1, T2, T3, T4) eingestellt ...



Beschreibung

[0001] Die Erfindung betrifft ein Verfahren zum programmgesteuerten Betrieb eines Frequenzumrichters sowie eine entsprechende Vorrichtung, einen entsprechenden Frequenzumrichter und ein entsprechendes Computerprogrammprodukt.

[0002] Frequenzumrichter dienen dazu, eine Eingangswechselspannung mit einer festen oder variablen Eingangsfrequenz in eine oder mehreren Ausgangsspannungen mit fester Sollfrequenz umzuformen. Hierzu wird die Eingangswechselspannung durch Gleichrichter in eine oder mehrere Gleichspannungen umgewandelt, welche schließlich mit entsprechend ansteuerbaren Schaltelementen in eine Sollwechselspannung umgeformt werden.

[0003] Frequenzumrichter arbeiten beispielsweise im Mittelspannungsbereich von 1 bis 20 kV und werden insbesondere zum Betrieb von großen elektrischen Verbrauchern für Schiffs- und Bahnantriebe, Pumpen und Verdichter für Bergbau und Bohrinseln sowie zur Stromerzeugung (z. B. Umrichter für Windkraftanlagen) verwendet.

[0004] Aus dem Stand der Technik sind viele verschiedene Vorrichtungen zur Frequenzumrichtung bekannt. Häufig werden zur Frequenzumrichtung sog. kaskadierte Vierquadranten-Steller eingesetzt, bei denen eine Mehrzahl von Vierquadranten-Stellern, welche jeweils mit einer Gleichspannung gespeist werden, in Reihe geschaltet wird.

[0005] Die kaskadierten Vierquadranten-Steller umfassen ansteuerbare Schaltelemente, insbesondere Halbleiterschaltelemente, welche derart angesteuert werden, dass eine erwünschte Wechselspannung aus den Gleichspannungen generiert wird. Zur Ansteuerung von Vierquadranten-Stellern ist es aus dem Stand der Technik bekannt, eine Pulsweiten-Modulation zu verwenden, bei der mit fester Frequenz die einzelnen Steller geschaltet werden und zur Generierung des erwünschten Spannungsverlaufs die Länge der Ein- bzw. Ausschaltzeiten der Schaltelemente variiert wird.

[0006] In der Druckschrift US 6,005,788 ist ein Verfahren zum Betrieb eines Frequenzumrichters mit kaskadierten Vierquadranten-Stellern beschrieben, wobei die Zwischenkreisspannungen der einzelnen Steller unterschiedlich sind (sog. asymmetrische Kaskade). In diesem Verfahren wird nur der Steller mit der kleinsten Spannung mit einer Pulsweiten-Modulation betrieben, und die weiteren Steller werden über Komparatoren angesteuert. Dieses Verfahren ist für symmetrische Kaskaden von Vierquadranten-Stellern mit identischen Zwischenkreisspannungen nicht geeignet anwendbar.

[0007] Die Druckschrift US 3,867,643 beschreibt ein Schaltsystem zur Umwandlung von Gleichstrom in Wechselstrom mit einer Vielzahl von kaskadierten Stellern, wobei der Betrieb der Steller über eine logische Steuerung erfolgt. Die Schaltkombinationen der einzelnen Schaltelemente sind hierbei für jeden Zeitschritt fest vorgegeben.

[0008] Aus der Druckschrift US 5,625,545 ist ein elektrischer Antrieb für einen Mittelspannungsmotor beschrieben, wobei Pulsweiten-Modulation zur Erzeugung einer Sollwechselspannung verwendet wird.

[0009] In den Druckschriften US 5,642,255 und US 5,933,339 sind weitere Ausgestaltungen von Frequenzumrichtern mit kaskadierten Stellern beschrieben.

[0010] Die aus dem Stand der Technik bekannten Frequenzumrichter weisen den Nachteil auf, dass in den Schaltanordnungen der Frequenzumrichter die bei der Umrichtung vorgenommenen Schaltvorgänge fest vorgegeben sind, ohne dass berücksichtigt wird, ob die jeweiligen eingestellten Schaltkombinationen für den Betrieb des Frequenzumrichters optimal sind. Darüber hinaus bieten die bekannten Verfahren zum Betrieb von Frequenzumrichtern keine geeignete Möglichkeit, die Schaltfrequenzen der einzelnen Schaltelemente möglichst gering zu halten, um hierdurch Schaltverluste zu vermeiden und einen hohen Wirkungsgrad des Frequenzumrichters zu erreichen.

[0011] Aufgabe der Erfindung ist es deshalb, ein Verfahren und eine Vorrichtung zum programmgesteuerten Betrieb eines Frequenzumrichters zu schaffen, bei denen eine verbesserte Ansteuerung der Schaltelemente zur Erreichung einer guten Ausgangssignalqualität und eines hohen Wirkungsgrads gewährleistet ist.

[0012] Diese Aufgabe wird durch die unabhängigen Patentansprüche gelöst. Weiterbildungen der Erfindung sind in den abhängigen Ansprüchen definiert.

[0013] Mit dem erfindungsgemäßen Verfahren wird ein Frequenzumrichter betrieben, der wenigstens eine durch eine oder mehrere Gleichspannungen gespeiste Schaltanordnung umfasst, welche zur Erzeugung einer durch einen Steuersignalverlauf vorgegebenen Ausgangsspannung dient und welche eine Vielzahl von ansteuerbaren Schaltelementen beinhaltet.

[0014] In dem erfindungsgemäßen Verfahren wird eine Mehrzahl von Schaltkombinationen ermittelt und/oder aus einem Speicher ausgelesen, wobei diese Schaltkombinationen in der wenigstens einen Schaltanordnung einstellbar sind. Im Falle, dass die Mehrzahl von einstellbaren Schaltkombinationen aus

einem Speicher ausgelesen wird, ist die Hinterlegung der einstellbaren Schaltkombinationen in dem Speicher ein vor der eigentlichen Durchführung des Verfahrens vorgenommener Vorschritt. Entscheidend ist somit, dass in dem erfindungsgemäßen Verfahren auf eine Mehrzahl von einstellbaren Schaltkombinationen zugegriffen werden kann.

[0015] Eine Schaltkombination ergibt sich dabei aus jeweiligen Schaltzuständen der Schaltelemente in der wenigstens einen Schaltanordnung, und jeder Schaltkombination ist eine Ausgangsspannung zugeordnet, welche die durch die Schaltkombination in der wenigstens einen Schaltanordnung erzeugte Ausgangsspannung ist. Während des Betriebs des Frequenzumrichters wird in zeitlichen Abständen jeweils aus dem aktuellen Steuersignal des Steuersignalverlaufs ein Sollwert der in der wenigstens einen Schaltanordnung zur erzeugenden Ausgangsspannung ermittelt, wobei aus der Mehrzahl von einstellbaren Schaltkombinationen unter Berücksichtigung der den Schaltkombinationen zugeordneten Ausgangsspannungen eine Schaltkombination in Abhängigkeit von dem Sollwert ausgewählt wird. Diese ausgewählte Schaltkombination wird schließlich in der wenigstens einen Schaltanordnung durch entsprechende Ansteuerung der Schaltelemente eingestellt. Der Schritt des Einstellens der ausgewählten Schaltkombination ist dahingehend zu verstehen, dass nur im Falle, dass die neu ausgewählte Schaltkombination von der zuletzt ausgewählten Schaltkombination abweicht, ein Schaltvorgang vorgenommen wird. Ansonsten wird kein Schaltvorgang durchgeführt und die Schaltkombination beibehalten.

[0016] Das erfindungsgemäße Verfahren weist den Vorteil auf, dass während des Betriebs des Frequenzumrichters aus den zur Verfügung stehenden Schaltkombinationen die gemäß einem Sollsignal am besten geeignete Schaltkombination ausgewählt wird. Die Erfinder konnten nachweisen, dass durch eine derartige Auswahl der Schaltkombinationen in Abhängigkeit von einem aktuellen Sollwert Ausgangsspannungen mit niedriger Verzerrung erreicht werden können. Insbesondere sind die Schaltfrequenzen der einzelnen Schaltelemente bei gleicher Frequenz des erzeugten Ausgangssignals wesentlich niedriger als bei bekannten Verfahren.

[0017] In einer Variante des erfindungsgemäßen Verfahrens umfassen die Mehrzahl von einstellbaren Schaltkombinationen alle möglichen Kombinationen von jeweiligen Schaltzuständen der Schaltelemente. In einer bevorzugten Variante werden jedoch nur diejenigen Schaltkombinationen ermittelt bzw. aus dem Speicher ausgelesen, deren zugeordnete Ausgangsspannung nicht auf Gleichspannungen unterschiedlicher Polarität basiert. Schaltkombinationen, bei denen die Ausgangsspannung durch Gleichspannungen unterschiedlicher Polarität erzeugt wird, sind sog. subtraktive Schaltzustände, welche unerwünscht sind, da sie zu einer wirkungsgradmindernden Leistungszirkulation zwischen den Schaltelementen führen.

[0018] In einer weiteren Ausführungsform des erfindungsgemäßen Verfahrens entspricht der Sollwert der in der wenigstens einen Schaltanordnung zu erzeugenden Ausgangsspannung dem aktuellen Steuersignal oder der Sollwert wird derart ermittelt, dass das aktuelle Steuersignal um einen Fehler korrigiert wird, der sich aus der Differenz zwischen dem zu einem vorhergehenden Zeitpunkt vorliegenden Sollwert und der Ausgangsspannung der zu dem vorhergehenden Zeitpunkt ausgewählten Schaltkombination ergibt. Der vorhergehende Zeitpunkt ist dabei vorzugsweise der unmittelbar vor dem aktuellen Zeitpunkt liegende Zeitpunkt, zu dem eine Schaltkombination ausgewählt wurde. Auf diese Weise wird eine effiziente Fehlerausregelung gewährleistet, mit der größere Abweichungen zwischen Steuersignal und Istsignal der Ausgangsspannung kompensiert werden können.

[0019] In einer weiteren, bevorzugten Ausgestaltung der Erfindung wird bei der Auswahl. der Schaltkombination aus der Mehrzahl von Schaltkombinationen diejenige Schaltkombination ausgewählt, deren zugeordnete Ausgangsspannung die kleinste Abweichung von dem Sollwert aufweist. Es ist jedoch auch möglich, dass bei der Auswahl der Schaltkombination aus der Mehrzahl von Schaltkombinationen ferner ein Toleranzwert berücksichtigt wird, wobei die zuletzt ausgewählte Schaltkombination als neue Schaltkombination ausgewählt wird, wenn die Abweichung der Ausgangsspannung der zuletzt ausgewählten Schaltkombination von dem Sollwert kleiner als der Toleranzwert ist, und ansonsten diejenige Schaltkombination ausgewählt wird, deren zugeordnete Ausgangsspannung die kleinste Abweichung von dem Sollwert aufweist. Mit Hilfe des Toleranzwerts wird ein Wechsel zwischen quasiredundanten Zuständen durch geeignete Wahl des Toleranzwertes verhindert, wodurch die Schaltfrequenz weiter erniedrigt wird. Bei quasiredundanten Zuständen handelt es sich um Zustände in der wenigstens einen Schaltanordnung, die aus unterschiedlichen Schaltkombinationen resultieren, jedoch im Wesentlichen die gleiche Ausgangsspannung erzeugen. Je nach Anwendungsfall kann der Toleranzwert beliebig gewählt werden, beispielsweise kann er zwischen 5% und 15%, vorzugsweise bei im Wesentlichen 10%, der maximal in der wenigstens einen Schaltanordnung erreichbaren Ausgangsspannung liegen.

[0020] In einer weiteren Ausgestaltung des erfindungsgemäßen Verfahrens kann die Schaltfrequenz der Schaltelemente dadurch begrenzt werden, dass bei der Auswahl der Schaltkombination aus der Mehrzahl von Schaltkombinationen nur solche

Schaltkombinationen berücksichtigt werden, zu deren Einstellung Schaltelemente geschaltet werden, welche seit mehr als einer vorgegebenen Anzahl von vorhergehenden Zeitpunkten nicht mehr geschaltet wurden. Dies kann beispielsweise durch die Verwendung eines entsprechenden Sperrzählers erreicht werden, wie in der speziellen Beschreibung der Erfindung erläutert ist. Die vorgegebene Anzahl von vorhergehenden Zeitpunkten ist hierbei vorzugsweise derart gewählt, dass die Schaltfrequenzen der Schaltelemente unterhalb einer Maximalfrequenz bleiben, welche zu einer Zerstörung der Schaltelemente führen würde, insbesondere zu einer unmittelbaren Zerstörung der Schaltelemente. Eine solche Frequenz ist beispielsweise die hinlänglich aus dem Stand der Technik bekannte Burstfrequenz, welche teilweise bei den Charakteristika von Halbleiterschaltern angegeben wird.

[0021] In einer weiteren Ausgestaltung des erfindungsgemäßen Verfahrens werden die zeitlichen Abstände, zu denen eine Schaltkombination ausgewählt und eingestellt wird, durch eine Modulationsfrequenz vorgegeben. Diese Modulationsfrequenz ist hierbei entkoppelt von der Schaltfrequenz der Schaltelemente und wird üblicherweise wesentlich höher als diese Schaltfrequenz gewählt.

[0022] In einer weiteren Ausführungsform des erfindungsgemäßen Verfahrens wird nach dem Einstellen der ausgewählten Schaltkombination in der wenigstens einen Schaltanordnung die Schaltfrequenz zumindest eines Teils der Schaltelemente ermittelt, insbesondere von denjenigen Schaltelementen, welche ihren Schaltzustand beim letzten Einstellen der ausgewählten Schaltkombination verändert haben. Vorzugsweise wird dabei überprüft, ob die ermittelte Schaltfrequenz des zumindest einen Teils der Schaltelemente eine Frequenzobergrenze überschreitet, wobei beim Überschreiten der Frequenzobergrenze die beim letzten Einstellen der ausgewählten Schaltkombination geschalteten Schaltelemente für eine vorbestimmte Anzahl an zukünftigen Zeitpunkten nicht mehr geschaltet werden. Auf diese Weise wird ein weiterer Mechanismus geschaffen, um die Schaltfrequenz der Schaltelemente geeignet zu begrenzen. Die Frequenzobergrenze ist hierbei vorzugsweise niedriger als die im Vorangegangenen erwähnte Burstfrequenz. Es handelt sich vorzugsweise um eine Frequenz, welche bei längerfristigem Betrieb zu einer Beschädigung der Schaltelemente führt.

[0023] In einer besonders bevorzugten Ausführungsform der Erfindung umfasst die wenigstens eine Schaltanordnung des Frequenzumrichters einen Vierquadranten-Steller, dessen Aufbau hinlänglich aus dem Stand der Technik bekannt ist. Vorzugsweise wird die wenigstens eine Schaltanordnung aus kaskadierten Vierquadranten-Stellern gebildet, bei denen mehrere Vierquadranten-Steller zur Erzeugung einer Vielzahl von Stufen von Ausgangsspannungen in Reihe geschaltet sind. Diese kaskadierte Anordnung der Vierquadranten-Steller kann eine hybride oder eine nicht-hybride Anordnung sein. Bei der hybriden Anordnung werden unterschiedliche Schaltelemente in den einzelnen Vierquadranten-Stellern verwendet, wohingegen in der nicht-hybriden Anordnung in allen Stellern die gleichen Schaltelemente eingesetzt werden. Die kaskadierte Anordnung kann ferner eine symmetrische oder asymmetrische Anordnung sein. Bei der asymmetrischen Konfiguration unterscheiden sich die Gleichspannungen der einzelnen Stufen der Kaskade, wohingegen bei der symmetrischen Anordnung für jede Stufe die identische Gleichspannung verwendet wird.

[0024] Das erfindungsgemäße Verfahren wird beispielsweise in Frequenzumrichtern für ein- und mehrphasige, insbesondere dreiphasige, Antriebs- oder Generatorsysteme verwendet, wobei jeder Phase des Antriebs- bzw. Generatorsystems eine Schaltanordnung zugeordnet ist. Insbesondere eignet sich das erfindungsgemäße Verfahren zur Steuerung von Frequenzumrichtern im Mittelspannungsbereich von 1 bis ca. 20 kV.

[0025] Das erfindungsgemäße Verfahren wird vorzugsweise in einem Frequenzumrichter eingesetzt, der Leistungs-Halbleiterbauelemente als Schaltelemente umfasst, insbesondere IGBTs (IGBT = Insulated Gate Bipolar Transistor), IGCTs (IGCT = Integrated Gate Commutated Thyristor), MOSFETs (MOSFET = Metal Oxide Semiconductor Field Effect Transistor), GTOs (GTO = Gate Turn-Off Thyristor) und dergleichen.

[0026] In einer weiteren Ausgestaltung des erfindungsgemäßen Verfahrens werden ferner die eine oder mehreren Gleichspannungen, mit denen die wenigstens eine Schaltanordnung gespeist wird, gemessen und auf der Basis der gemessenen Gleichspannungen wird die Mehrzahl von einstellbaren Schaltkombinationen mit den zugeordneten Ausgangsspannungen ermittelt. Hierdurch werden oftmals vorkommende Schwankungen in den Gleichspannungen bei der Ermittlung der Ausgangsspannungen der Schaltkombinationen mit berücksichtigt. Vorzugsweise erfolgt die Messung der einen oder mehreren Gleichspannungen in vorgegebenen zeitlichen Abständen, wobei nach jeder Messung die Mehrzahl von einstellbaren Schaltkombinationen mit den zugeordneten Ausgangsspannungen auf der Basis der gemessenen Gleichspannungen neu ermittelt wird. Ggf. kann die Mehrzahl von einstellbaren Schaltkombinationen jedoch auch auf der Basis von Vorgabewerten für die eine oder die mehreren Gleichspannungen ermittelt werden, wobei die Vorgabewerte insbesondere die im Idealbetrieb erwarteten Gleichspannungen sind. In diesem Fall können die Schaltkombinationen mit den zugeordneten Aus-

gangsspannungen ggf. auch nur einmal zu Beginn des Verfahrens bestimmt werden.

[0027] Insbesondere in der Ausführungsform des Verfahrens, bei der die Schaltkombinationen auf der Basis von gemessenen Gleichspannungen bestimmt werden, wird die Mehrzahl von einstellbaren Schaltkombinationen in den gleichen zeitlichen Abständen ermittelt, zu denen Schaltkombinationen in der wenigstens einen Schaltanordnung ausgewählt werden, wobei in diesen zeitlichen Abständen vorzugsweise auch die Gleichspannungen gemessen werden.

[0028] In einer weiteren Ausgestaltung des erfindungsgemäßen Verfahrens können in dem Verfahren auftretende Überströme bzw. Überspannungen durch geeignete Mittel detektiert werden.

[0029] Neben dem oben beschriebenen Verfahren betrifft die Erfindung ferner eine Vorrichtung zum programmgesteuerten Betrieb eines Frequenzumrichters, umfassend wenigstens eine durch eine oder mehrere Gleichspannungen gespeiste Schaltanordnung zur Erzeugung einer durch einen Steuersignalverlauf vorgegebenen Ausgangsspannung, wobei die wenigstens eine Schaltanordnung eine Vielzahl von ansteuerbaren Schaltelementen umfasst, wobei die Vorrichtung durch folgende Einrichtungen charakterisiert ist:

- eine Schaltkombinations-Ermittlungs- und/oder Schaltkombinations-Speicher-Einrichtung zum Ermitteln und/oder Speichern einer Mehrzahl von einstellbaren Schaltkombinationen, wobei sich eine Schaltkombination aus jeweiligen Schaltzuständen der Schaltelemente in der wenigstens einen Schaltanordnung ergibt und wobei einer Schaltkombination eine Ausgangsspannung zugeordnet ist, welche die durch die Schaltkombination in der wenigstens einen Schaltanordnung erzeugte Ausgangsspannung ist;
- eine Schaltkombinations-Auswahl-Einrichtung, mit der in zeitlichen Abständen jeweils aus dem aktuellen Steuersignal des Steuersignalverlaufs ein Sollwert der in der wenigstens einen Schaltanordnung zu erzeugenden Ausgangsspannung ermittelbar ist, wobei aus der Mehrzahl von einstellbaren Schaltkombinationen unter Berücksichtigung der den Schaltkombinationen zugeordneten Ausgangsspannungen eine Schaltkombination in Abhängigkeit von dem Sollwert auswählbar ist;
- eine Schaltelement-Einstell-Einrichtung, mit der die ausgewählte Schaltkombination in der wenigstens einen Schaltanordnung durch entsprechende Ansteuerung der Schaltelemente einstellbar ist.

[0030] Die erfindungsgemäße Vorrichtung ist hierbei vorzugsweise derart ausgestaltet, dass ein Verfahren nach jeder der oben beschriebenen Varianten der Erfindung durchführbar ist. Insbesondere kann die Vorrichtung analog zum Verfahren für beliebige Arten von Frequenzumrichtern, vorzugsweise für Frequenzumrichter mit kaskadierten Vierquadranten-Stellern, eingesetzt werden.

[0031] Die erfindungsgemäße Vorrichtung kann auf beliebige Art und Weise realisiert werden, beispielsweise durch eine oder mehrere programmierte Logiken und/oder durch einen oder mehrere Mikrorechner. Neben der soeben beschriebenen Vorrichtung umfasst die Erfindung ferner auch einen Frequenzumrichter, in dem diese Vorrichtung enthalten ist.

[0032] Die Erfindung betrifft darüber hinaus ein Computerprogrammprodukt mit einem auf einem maschinenlesbaren Träger gespeicherten Programmcode zur Durchführung des oben beschriebenen erfindungsgemäßen Verfahrens, wenn das Programm auf einem Rechner abläuft.

[0033] Ausführungsbeispiele der Erfindung werden nachfolgend anhand der beigefügten Figuren detailliert beschrieben.

[0034] Es zeigen:

[0035] Fig. 1 eine schematische Darstellung eines Multi-Level-Frequenzumrichters mit kaskadierten Vierquadranten-Stellern, zu dessen Steuerung das erfindungsgemäße Verfahren verwendet wird;

[0036] Fig. 2 ein schematisches Ablaufdiagramm, welches die in einer Ausführungsform des erfindungsgemäßen Verfahrens durchgeführten Schritte verdeutlicht; und

[0037] Fig. 3 und Fig. 4 schematische Schaltdiagramme, welche das Auftreten von quasiredundanten und subtraktiven Schaltkombinationen in kaskadierten Vierquadranten-Stellern verdeutlicht.

[0038] Fig. 1 zeigt einen Frequenzumrichter mit kaskadierten Vierquadranten-Stellern, der zur Speisung eines dreiphasigen Motors eingesetzt wird. Die drei Phasen des Motors sind hierbei durch entsprechende Spulen L1, L2 und L3 angedeutet. Jede dieser Phasen wird mit einer dreistufigen Kaskade von Vierquadranten-Stellern **4Q** gespeist, wobei der genaue Aufbau von jedem Steller im unteren Teil der Fig. 1 innerhalb eines gestrichelten Rechtecks wiedergegeben ist. Jeder Vierquadranten-Steller **4Q** wird durch eine Gleichspannung U_{DC} gespeist, wobei diese Spannungen auch als Zwischenkreisspannungen bezeichnet werden und von einem (nicht gezeigten) Gleichrichter stammen, der die Netzwechselspannung in die Gleichspannungen Um umwandelt. Jeder Vierquadranten-Steller verfügt über vier miteinander verschaltete Transistoren T1, T2, T3 und T4, wobei die Transistoren beispielsweise IGBTs oder

beliebige andere Halbleiterschaltelemente, wie z. B. GTOs oder MOSFETs sind. Die Ansteuerung der einzelnen Transistoren erfolgt über die entsprechenden Gates G1, G2, G3 und G4 durch entsprechende Vier-Bit-Leitungen B, wobei in Fig. 1 aus Übersichtlichkeitsgründen nur die Vier-Bit-Leitungen der linken dreistufigen Kaskade des Frequenzumrichters mit diesen Bezugszeichen bezeichnet sind.

[0039] Jeder Vierquadranten-Steller kann durch entsprechende Ansteuerung der Gates G1 bis G4 so geschaltet werden, dass seine Spannung U_{DC} mit positiver oder negativer Polarität zur Speisung der Phase des Motors beiträgt. In Schaltzuständen, in denen U_{DC} dem Motor zugeführt wird, sind die beiden Paare von diagonal gegenüberliegenden Transistoren T1 und T4 bzw. T2 und T3 in unterschiedlichen Schaltzuständen, wobei die Transistoren des Paars selbst die gleichen Schaltzustände (Ein oder Aus) aufweisen. Ebenso kann der Vierquadranten-Steller so geschaltet werden, dass die Spannung U_{DC} nicht zur Speisung des Motors beiträgt. In diesem Fall sind die Paare von gegenüberliegenden Transistoren T1 und T3 bzw. T2 und T4 jeweils in unterschiedlichen Schaltzuständen, wobei die Transistoren des Paars selbst wiederum die gleichen Schaltzustände aufweisen. In dem Frequenzumrichter der Fig. 1 können somit für jede Phase des Motors Spannungen mit den Werten $-3U_{DC}$, $-2U_{DC}$, $-U_{DC}$, 0, U_{DC}, $2U_{DC}$ und $3U_{DC}$ erzeugt werden.

[0040] Der bis hierhin beschriebene Aufbau des Frequenzumrichters der Fig. 1 entspricht dem gängigen Aufbau eines Frequenzumrichters nach dem Stand der Technik. Zur Ansteuerung der Phasen des Motors werden nach dem Stand der Technik die einzelnen Steller **4Q** mit einer Pulsweiten-Modulation mit fester Frequenz betrieben. Bei dieser Modulation ist die Schaltfrequenz jedes Vierquadranten-Stellers fest vorgegeben und der zu erzeugende Spannungsverlauf wird durch Variation der Länge der Ein- und Abschaltzeiten der Transistoren generiert. Aufgrund der festen Abtastzeitpunkte bei der Pulsweiten-Modulation wird die Dynamik des Frequenzumrichters bei der Verwendung von niederfrequent schaltenden Bauelementen, bei denen Schaltvorgänge nur in großen zeitlichen Abständen durchgeführt werden können, stark begrenzt. Ein weiterer Nachteil der Ansteuerung durch Pulsweiten-Modulation besteht darin, dass quasiredundante bzw. subtraktive Schaltkombinationen in dem Frequenzumrichter auftreten können. Quasiredundante Zustande sind für eine dreistufige Kaskade von Vierquadranten-Stellern in Fig. 3 gezeigt, wohingegen das Auftreten von subtraktiven Zuständen in Fig. 4 verdeutlicht ist. Die in diesen Figuren gezeigten Vierquadranten-Steller werden mit Spannungen U_DC1, U_DC2 und U_DC3 betrieben, wobei diese drei Spannungen jeweils den gleichen Spannungswert U_{DC} aufweisen. In dem Schaltzustand im linken Teil der Fig. 3 tragen zur Lastspannung U_Load nur die Zwischenkreisspannungen U_DC1 und U_DC2 bei, welche gleiche Polarität aufweisen. Es ergibt sich somit die Gesamtspannung **2** U_{DC} für diesen Schaltzustand. Die im Wesentlichen gleiche Spannung wird auch in dem Schaltzustand im rechten Teil der Fig. 3 erzeugt, wobei nunmehr zur Lastspannung U_Load jedoch die Spannungen U_DC2 und U_DC3 beitragen. Die beiden Schaltzustände in Fig. 3 sind somit quasiredundante Zustände, bei denen die Steller zwar unterschiedlich geschaltet sind, jedoch die gleiche Spannung erzeugen.

[0041] Fig. 4 verdeutlicht das Auftreten von subtraktiven Zuständen. Bei diesen Zuständen weisen zumindest zwei der Zwischenkreisspannungen unterschiedliche Polarität auf. In dem subtraktiven Zustand im linken Teil der Fig. 4 haben U_DC1 und U_DC2 die gleiche Polarität und U_DC3 ist mit entgegengesetzter Polarität geschaltet. Es ergibt sich somit als Gesamtspannung U_Load = U_DC1 + U_DC2 – U_DC3 = U_{DC}. Im rechten Teil der Fig. 4 ist zum Vergleich ein nicht subtraktiver Zustand wiedergegeben, bei dem alle Spannungen mit gleicher Polarität geschaltet sind, so dass sich die Gesamtspannung wie folgt zusammensetzt: U_Load = U_DC1 + U_DC2 + U_DC3 = $3U_{DC}$.

[0042] Wie bereits erwähnt wurde, können bei der Ansteuerung der Vierquadranten-Steller durch Pulsweiten-Modulation gemäß dem Stand der Technik quasiredundante und subtraktive Zustände nicht vermieden werden. Jedoch sollte der Wechsel zwischen quasiredundanten Zuständen in kaskadierten Stellern unterbunden werden, denn es handelt sich hierbei um unnötige Schaltvorgänge, bei denen die Gesamtspannung nicht verändert wird. Ebenso sollte das Einnehmen subtraktiver Zustände unterbunden werden, da diese Zustände zu einer wirkungsgradmindernden Leistungszirkulation zwischen den Stellern untereinander führt.

[0043] Die nachfolgend anhand von Fig. 2 erläuterte Ausführungsform des erfindungsgemäßen Verfahrens ermöglicht u. a. die Vermeidung der soeben beschriebenen quasiredundanten und subtraktiven Zustände. Das Verfahren wird hierbei durch einen entsprechenden Modulator M (siehe Fig. 1) realisiert, mit dem die einzelnen Vier-Bit-Leitungen B angesteuert werden. Der Modulator M empfängt hierbei ein zeitlich variierendes Steuersignal CS, dessen Verlauf die im Motor zu erzeugende Wechselspannung wiedergibt. Der Modulator M ist beispielsweise als Mikrorechner ausgestaltet. Er kann gegebenenfalls auch als programmierte Logik in der Form eines FPGA (FPGA = Field Programmable Gate Array) realisiert sein.

[0044] Die Ausführungsform des erfindungsgemäßen Verfahrens nach Fig. 2 wird anhand der Steue-

rung einer Kaskade von mehreren Stellern erläutert. Das Verfahren läuft in Modulationszyklen ab, wobei ein Modulationszyklus durch eine Modulationsfrequenz vorgegeben ist und damit beginnt, dass mögliche Schaltkombinationen der Steller in der Kaskade mit den dazugehörigen Ausgangsspannungen berechnet werden. Ggf. können diese Schaltkombinationen mit den entsprechenden Ausgangsspannungen auch vorab in einem Speicher hinterlegt sein. Dabei wird in einem (optionalen) ersten Schritt S1 zunächst abgefragt, ob bei der Durchführung des Verfahrens subtraktive Zustände berücksichtigt werden sollen oder ob diese von vornherein nicht als mögliche Schaltkombinationen auftreten sollen. Die Festlegung, ob subtraktive Zustände verwendet werden sollen, erfolgt vor der Abfrage in Schritt S1 in einem vorgeschalteten Schritt, in dem beispielsweise ein Bediener über eine entsprechende Benutzerschnittstelle entscheidet, ob das Verfahren mit oder ohne Berücksichtigung von subtraktiven Zuständen ablaufen soll. Sollte die Benutzung von subtraktiven Zuständen festgelegt sein (Zweig Y = Ja), werden in Schritt S2 die möglichen Schaltkombinationen mit zugeordneten Ausgangsspannungen inklusive der subtraktiven Zustande berechnet. Im Falle, dass subtraktive Zustände nicht berücksichtigt werden sollen (Zweig N = Nein), werden in Schritt S3 die möglichen Schaltkombinationen mit zugeordneten Ausgangsspannungen exklusive der subtraktiven Zustände ermittelt. Zur Ermittlung der Ausgangsspannungen der Schaltkombinationen werden die Zwischenkreisspannungen der einzelnen Steller gemessen und aus diesen gemessenen Spannungen wird dann für jede Schaltkombination die sich ergebende Ausgangsspannung berechnet. Hierdurch wird berücksichtigt, dass die Zwischenkreisspannungen im Betrieb unter Umständen stark variieren können. Die Messung der Zwischenkreisspannungen kann dabei in jedem Modulationszyklus neu erfolgen. Ggf. können jedoch auch Vorgabewerte für die Zwischenkreisspannungen zur Ermittlung der Ausgangsspannungen der Schaltzustände verwendet werden. In diesem Fall müssen die Ausgangsspannungen der Schaltzustände nur einmal ermittelt werden, und die Schritte S2 und S3 brauchen nicht für jeden Modulationszyklus wiederholt werden.

[0045] Nach der Ermittlung der Schaltkombinationen in Schritt S2 bzw. S3 wird in Schritt S4 für jeden Steller der Kaskade ein Sperrzähler um eins dekrementiert. Der Sperrzähler dient hierbei dazu, die Schaltfrequenz der einzelnen Steller zu begrenzen, da die Schaltelemente in den Stellern immer nur mit einer bestimmten Maximalfrequenz betrieben werden können. Auf diese Weise wird die Beschädigung bzw. Zerstörung von Schaltelementen im Frequenzumrichter vermieden.

[0046] Nach der Dekrementierung der Sperrzähler in jedem Steller werden daraufhin alle Schaltkombinationen markiert, welche aufgrund des Sperrzählers gesperrt sind (Schritt S5). Dies sind diejenigen Schaltkombinationen, welche aus der aktuellen Schaltkombination dadurch hervorgehen, dass zumindest ein Steller geschaltet wird, dessen Sperrzähler größer Null ist. Die markierten Schaltkombinationen werden in dem aktuellen Modulationszyklus nicht mehr als mögliche Schaltkombinationen berücksichtigt.

[0047] In Schritt S6 werden quasiredundante Zustände derart berücksichtigt, dass ein Schalten von einer Schaltkombination zu einer anderen Schaltkombination mit im Wesentlichen gleicher Ausgangsspannung vermieden wird. Es wird hierzu ein positiver Toleranzwert TV vorgegeben und es wird überprüft, ob die Differenz zwischen der Ausgangsspannung der aktuellen Schaltkombination und einem Sollwert SV betragsmäßig kleiner als der Toleranzwert TV ist. Ist dies der Fall, wird die aktuelle Schaltkombination in Schritt S7 auch als die neue Schaltkombination ausgewählt, d. h. die die aktuelle Schaltkombination wird beibehalten. Sollte die Differenz zwischen der Ausgangsspannung der aktuellen Schaltkombination und dem Sollwert SV betragsmäßig größer oder gleich dem Toleranzwert TV sein, wird in Schritt S7 aus den Schaltkombinationen diejenige Schaltkombination ausgewählt, deren Ausgangsspannung am nächsten am Sollwert SV liegt.

[0048] Die mit der in Schritt S7 ausgewählten Schaltkombination erzeugte Ausgangsspannung wird als neuer Istwert IV_N abgespeichert. Ebenso wird der Fehler zwischen dem aktuellen Sollwert SV und dem neuen Istwert IV_N, d. h. die Differenz zwischen SV und IV_N, als Fehler E_N abgespeichert. Der im vorangegangenen Modulationszyklus ermittelte alte Fehler E_O zwischen vorangegangenem Sollwert und vorangegangenem Istwert wurde dabei in Schritt S9, der vor Schritt S6 und S7 durchgeführt wird, zur Berechnung des Sollwerts SV verwendet. Der Sollwert SV wird dabei als Differenz aus aktuellem Steuersignalwert CSV und altem Fehler E_O bestimmt, wodurch eine Fehlerausregelung erreicht wird. Der in Schritt S9 bestimmte Sollwert SV ist somit derjenige Wert, der in Schritten S6 und S7 als Vergleichsgröße herangezogen wird.

[0049] Nach der Bestimmung der geeigneten Schaltkombination in Schritt S7 werden nunmehr alle Sperrzähler derjenigen Steller, deren Schaltelemente ihren Schaltzustand in der neuen ausgewählten Schaltkombination gegenüber der vorangegangenen Schaltkombination verändern, um einen ganzzahligen Wert größer eins inkrementiert (Schritt S10). Auf diese Weise wird eine Begrenzung der Schaltfrequenz der einzelnen Steller erreicht. Durch dieses Inkrementieren wird die maximale Schaltfrequenz eines Stellers auf einen ganzzahligen Bruchteil der Modulationsfrequenz eingestellt. Insbesondere wird das

Inkrement für den Sperrzähler derart gewählt, dass nach einem erfolgten Schaltvorgang für den gerade geschalteten Steller eine Wartezeit für den nächsten Schaltvorgang des Stellers auftritt, die das Überschreiten einer vorgegebenen Frequenzobergrenze für die Schaltelemente des jeweiligen Stellers verhindert. Die Obergrenze der Schaltfrequenz entspricht hierbei insbesondere der sog. Burstfrequenz, welche eine für Halbleiterbauelemente festgelegte Maximalfrequenz ist, bei deren (auch nur kurzzeitigem) Überschreiten das Bauelement zerstört wird.

[0050] In Schritt S11 wird nunmehr die neue, in Schritt S7 ausgewählte Schaltkombination durch entsprechendes Ansteuern der Schaltelemente des Frequenzumrichters geschaltet. In einer weiteren Abfrage in Schritt S12 wird überprüft, ob die aktuelle Schaltfrequenz der einzelnen Steller eine weitere, zweite Obergrenze überschreitet. Diese Obergrenze ist eine Frequenzobergrenze, welche niedriger als die Burstfrequenz ist, wobei jedoch bei längerfristigem Betrieb eines Schaltelements des Stellers mit einer Frequenz über dieser zweiten Obergrenze auch eine Zerstörung des Schaltelements auftritt. Sollte somit in Schritt S12 festgestellt werden, dass diese zweite Obergrenze durch eine Schaltfrequenz eines der Steller des Frequenzumrichters überschritten wird (Zweig Y = Ja), wird auch in diesem Fall in Schritt S13 der Sperrzähler um ein vorgegebenes Inkrement größer eins hochgesetzt, um die entsprechende Schaltfrequenz zu begrenzen. Nach Durchlaufen der Schritte S1 bis S13 ist ein Modulationszyklus des erfindungsgemäßen Modulators durchlaufen worden, so dass der nächste Modulationszyklus wieder mit Schritt S1 gestartet wird.

[0051] Das soeben beschriebene erfindungsgemäße Verfahren weist eine Reihe von Vorteilen auf. Insbesondere wird das Auftreten von quasiredundanten und wirkungsgradmindernden subtraktiven Zuständen vermieden. Durch das erfindungsgemäße Verfahren wird aus den zur Verfügung stehenden Schaltkombinationen durch ein entsprechendes programmgesteuertes Mittel der am besten geeignete Folgeschaltzustand des aktuellen Schaltzustands gewählt. Dabei kann durch die Verwendung eines entsprechenden Sperrzählers die Einhaltung von Schaltfrequenzobergrenzen gewährleistet werden. Die Modulationsfrequenz des Verfahrens ist hierbei wesentlich höher als die Schaltfrequenzen der einzelnen Steller. Dies ergibt sich aus der Eigenschaft, dass die Wahl des Schaltzeitpunkts nicht an eine feste Frequenz gekoppelt ist, wie es bei der Pulsweiten-Modulation gemäß dem Stand der Technik der Fall ist. Es kann hierdurch eine maximale Dynamik des zu erzeugenden Ausgangssignals bei minimaler Schaltfrequenz und somit maximalem Wirkungsgrad erreicht werden.

[0052] Durch die Beschränkung der Schaltfrequenzen der Schaltelemente für alle Stufen eines kaskadierten Frequenzumrichters ist es nunmehr möglich, Halbleiterbauelemente zu verwenden, die bis heute nicht für hochdynamische Anwendungen in Frequenzumrichtern nutzbar sind, da sie nur für mittlere Schaltfrequenzen von etwa 500 Hz geeignet sind. Durch die Erfindung wird es somit möglich, Halbleiterbauelemente mit niedrigen Schaltfrequenzen auch für hochdynamische Servo-Antriebe im Mittelspannungsbereich nutzbar zu machen. Im Vergleich zu einer einfachen Pulsweiten-Modulation sinkt in dem erfindungsgemäßen Verfahren der Filteraufwand für die Ausgangsspannungen, da von vornherein ein geringerer Oberwellenanteil vorliegt. Diese Eigenschaft ist besonders für Anwendungen wichtig, in denen hohe Anforderungen an die Qualität von Ausgangsspannungen und Ausgangsströmen gestellt werden, beispielsweise in Schiffantrieben. Durch die niedrigen Schaltfrequenzen der Schaltelemente in der erfindungsgemäßen Modulation wird die Einhaltung von EMV-Richtlinien (EMV = Elektromagnetische Verträglichkeit) vereinfacht, da weniger Schaltflanken entstehen.

[0053] Die in Fig. 2 beschriebene Ausführungsform des erfindungsgemäßen Verfahrens wurde von den Erfindern durch Simulationen getestet. In den Simulationen wurde ein dreistufiger Frequenzumrichter mit einer Signalfrequenz von 50 Hz betrieben, und die Ergebnisse des erfindungsgemäßen Modulationsverfahrens wurden mit entsprechend simulierten Ergebnissen der bekannten Pulsweiten-Modulation verglichen. Es konnte festgestellt werden, dass der mit dem erfindungsgemäßen Verfahren betriebene Frequenzumrichter einen bis zu zehnfach geringer verzerrten Ausgangsstrom erzeugt. Dieses Ergebnis wurde bei einem Frequenzumrichter mit asymmetrischer Zwischenkreiskonfiguration (d. h. mit unterschiedlichen Zwischenkreisspannungen der einzelnen Steller) ermittelt. Bei symmetrischer Konfiguration der Steller (d. h. mit gleichen Zwischenkreisspannungen aller Steller) wurde der Strom, der in dem gemäß der Erfindung betriebenen Frequenzumrichter gemessen wurde, nur halb so stark verzerrt wie im pulsweiten-modulierten Betrieb des Frequenzumrichters nach dem Stand der Technik. Dabei betrug die durchschnittliche Schaltfrequenz für den mit dem erfindungsgemäßen Verfahren gesteuerten Frequenzumrichter nur zwei Drittel der Schaltfrequenz des pulsweiten-modulierten Frequenzumrichters.

[0054] Der anhand von Fig. 1 erläuterte Frequenzumrichter wurde in Bezug auf die Steuerung eines dreiphasigen Motors beschrieben. In analoger Weise kann der Frequenzumrichter auch zum Betrieb eines Generators eingesetzt werden, bei dem die durch den Generator erzeugte Spannung in eine Spannung umgewandelt wird, die in das Stromnetz eingespeist wird.

ZITATE ENTHALTEN IN DER BESCHREIBUNG

Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.

Zitierte Patentliteratur

- US 6005788 [0006]
- US 3867643 [0007]
- US 5625545 [0008]
- US 5642255 [0009]
- US 5933339 [0009]

Patentansprüche

1. Verfahren zum programmgesteuerten Betrieb eines Frequenzumrichters, umfassend wenigstens eine durch eine oder mehrere Gleichspannungen (U_{DC}) gespeiste Schaltanordnung zur Erzeugung einer durch einen Steuersignalverlauf (CS) vorgegebenen Ausgangsspannung, wobei die wenigstens eine Schaltanordnung eine Vielzahl von ansteuerbaren Schaltelementen (T1, T2, T3, T4) beinhaltet, **dadurch gekennzeichnet**, dass:
– eine Mehrzahl von in der wenigstens einen Schaltanordnung einstellbaren Schaltkombinationen ermittelt wird und/oder aus einem Speicher ausgelesen wird, wobei sich eine Schaltkombination aus jeweiligen Schaltzuständen der Schaltelemente (T1, T2, T3, T4) in der wenigstens einen Schaltanordnung ergibt und wobei einer Schaltkombination eine Ausgangsspannung zugeordnet ist, welche die durch die Schaltkombination in der wenigstens einen Schaltanordnung erzeugte Ausgangsspannung ist;
– in zeitlichen Abständen jeweils aus dem aktuellen Steuersignal (CSV) des Steuersignalverlaufs (CS) ein Sollwert (SV) der in der wenigstens einen Schaltanordnung zu erzeugenden Ausgangsspannung ermittelt wird, wobei aus der Mehrzahl von einstellbaren Schaltkombinationen unter Berücksichtigung der den Schaltkombinationen zugeordneten Ausgangsspannungen eine Schaltkombination in Abhängigkeit von dem Sollwert (SV) ausgewählt wird;
– die ausgewählte Schaltkombination in der wenigstens einen Schaltanordnung durch entsprechende Ansteuerung der Schaltelemente (T1, T2, T3, T4) eingestellt wird.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass die Mehrzahl von einstellbaren Schaltkombinationen alle möglichen Kombinationen von jeweiligen Schaltzuständen der Schaltelemente (T1, T2, T3, T4) umfasst.

3. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass aus der Mehrzahl von Schaltkombinationen diejenigen Schaltkombinationen ausgeschlossen sind, bei denen die zugeordnete Ausgangspannung durch Gleichspannungen (U_{DC}) unterschiedlicher Polarität erzeugt wird.

4. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der Sollwert (SV) dem aktuellen Steuersignal (CSV) entspricht oder derart ermittelt wird, dass das aktuelle Steuersignal (CSV) um einen Fehler (E_O) korrigiert wird, der sich aus der Differenz zwischen dem zu einem vorhergehenden Zeitpunkt vorliegenden Sollwert (SV) und der Ausgangsspannung der zu dem vorhergehenden Zeitpunkt ausgewählten Schaltkombination ergibt.

5. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass bei der Auswahl der Schaltkombination aus der Mehrzahl von Schaltkombinationen diejenige Schaltkombination ausgewählt wird, deren zugeordnete Ausgangsspannung die kleinste Abweichung von dem Sollwert (SV) aufweist.

6. Verfahren nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, dass bei der Auswahl der Schaltkombination aus der Mehrzahl von Schaltkombinationen ferner ein Toleranzwert (TV) berücksichtigt wird, wobei die zuletzt ausgewählte Schaltkombination als neue Schaltkombination ausgewählt wird, wenn die Abweichung der Ausgangsspannung der zuletzt ausgewählten Schaltkombination von dem Sollwert (SV) kleiner als der Toleranzwert (TV) ist, und ansonsten diejenige Schaltkombination ausgewählt wird, deren zugeordnete Ausgangsspannung die kleinste Abweichung von dem Sollwert (SV) aufweist.

7. Verfahren nach Anspruch 6, dadurch gekennzeichnet, dass der Toleranzwert zwischen 5% und 15%, vorzugsweise bei im Wesentlichen 10%, der maximal in der wenigstens einen Schaltanordnung erreichbaren Ausgangsspannung liegt.

8. Verfahren nach einem der vorhergehende Ansprüche, dadurch gekennzeichnet, dass bei der Auswahl der Schaltkombination aus der Mehrzahl von Schaltkombinationen nur solche Schaltkombinationen berücksichtigt werden, zu deren Einstellung Schaltelemente (T1, T2, T3, T4) geschaltet werden, welche seit mehr als einer vorgegebenen Anzahl von vorhergehenden Zeitpunkten nicht mehr geschaltet wurden.

9. Verfahren nach Anspruch 8, dadurch gekennzeichnet, dass die vorgegebene Anzahl von vorhergehenden Zeitpunkten derart gewählt ist, das die Schaltfrequenzen der Schaltelemente (T1, T2, T3, T4) unterhalb einer Maximalfrequenz bleiben, welche zu einer Zerstörung der Schaltelemente (T1, T2, T3, T4) führen würde, insbesondere zu einer unmittelbaren Zerstörung der Schaltelemente (T1, T2, T3, T4).

10. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die zeitlichen Abstände, in welchen eine Schaltkombination ausgewählt wird, durch eine Modulationsfrequenz vorgegeben werden.

11. Verfahren nach einem der vorhergehende Ansprüche, dadurch gekennzeichnet, dass nach dem Einstellen der ausgewählten Schaltkombination in der wenigstens einen Schaltanordnung die Schaltfrequenz zumindest eines Teils der Schaltelemente (T1, T2, T3, T4) ermittelt wird, insbesondere von denjenigen Schaltelementen (T1, T2, T3, T4), welche ihren Schaltzustand beim Einstellen der ausgewählten

Schaltkombination verändert haben.

12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, dass überprüft wird, ob die ermittelte Schaltfrequenz des zumindest einen Teils der Schaltelemente (T1, T2, T3, T4) eine Frequenzobergrenze überschreitet, wobei beim Überschreiten der Frequenzobergrenze die beim letzten Einstellen der ausgewählten Schaltkombination geschalteten Schaltelemente (T1, T2, T3, T4) für eine vorbestimmte Anzahl an zukünftigen Zeitpunkten nicht mehr geschaltet werden.

13. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass das Verfahren in einem Frequenzumrichter eingesetzt wird, dessen wenigstens eine Schaltanordnung einen Vierquadranten-Steller (**4Q**) umfasst.

14. Verfahren nach Anspruch 13, dadurch gekennzeichnet, dass die wenigstens eine Schaltanordnung aus kaskadierten Vierquadranten-Stellern (**4Q**) gebildet wird, insbesondere aus hybriden oder nicht-hybriden und/oder asymmetrisch oder symmetrisch kaskadierten Vierquadranten-Stellern.

15. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass das Verfahren in einem Frequenzumrichter für ein- und mehrphasige, insbesondere dreiphasige, Antriebs- oder Generatorsysteme, insbesondere im Mittelspannungsbereich, eingesetzt wird.

16. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass das Verfahren in einem Frequenzumrichter eingesetzt wird, der Leistungs-Halbleiterbauelemente umfasst, insbesondere IGBTs und/oder IGCTs und/oder MOSFETs und/oder GTOs.

17. Verfahren nach einem der vorhergehende Ansprüche, dadurch gekennzeichnet, dass in dem Verfahren ferner die eine oder mehreren Gleichspannungen (U_{DC}), mit denen die wenigstens eine Schaltanordnung gespeist werden, gemessen werden und auf der Basis der gemessenen Gleichspannungen (U_{DC}) die Mehrzahl von einstellbaren Schaltkombinationen mit den zugeordneten Ausgangsspannungen ermittelt wird.

18. Verfahren nach Anspruch 17, dadurch gekennzeichnet, dass die Messung der einen oder mehreren Gleichspannungen in vorgegebenen zeitlichen Abständen erfolgt, wobei nach jeder Messung die Mehrzahl von einstellbaren Schaltkombinationen mit den zugeordneten Ausgangsspannungen auf der Basis der gemessenen Gleichspannungen neu ermittelt wird.

19. Verfahren nach einem der Ansprüche 1 bis 17, bei dem die Mehrzahl von einstellbaren Schaltkombinationen auf der Basis von Vorgabewerten für die eine oder die mehreren Gleichspannungen ermittelt wird.

20. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Mehrzahl von einstellbaren Schaltkombinationen in den gleichen zeitlichen Abständen ermittelt und/oder aus einem Speicher ausgelesen wird, zu denen Schaltkombinationen in der wenigstens einen Schaltanordnung ausgewählt werden.

21. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass in dem Verfahren während des Betriebs des Frequenzumrichters auftretende Überströme und/oder Überspannungen detektiert werden.

22. Vorrichtung zum programmgesteuerten Betrieb eines Frequenzumrichters, umfassend wenigstens eine durch eine oder mehrere Gleichspannungen (U_{DC}) gespeiste Schaltanordnung zur Erzeugung einer durch einen Steuersignalverlauf (CS) vorgegebenen Ausgangsspannung, wobei die wenigstens eine Schaltanordnung eine Vielzahl von ansteuerbaren Schaltelementen (T1, T2, T3, T4) umfasst, gekennzeichnet durch:
– eine Schaltkombinations-Ermittlungs- und/oder Schaltkombinations-Speicher-Einrichtung zum Ermitteln und/oder Speichern einer Mehrzahl von einstellbaren Schaltkombinationen, wobei sich eine Schaltkombination aus jeweiligen Schaltzuständen der Schaltelemente (T1, T2, T3, T4) in der wenigstens einen Schaltanordnung ergibt und wobei einer Schaltkombination eine Ausgangsspannung zugeordnet ist, welche die durch die Schaltkombination in der wenigstens einen Schaltanordnung erzeugte Ausgangsspannung ist;
– eine Schaltkombinations-Auswahl-Einrichtung, mit der in zeitlichen Abständen jeweils aus dem aktuellen Steuersignal (CSV) des Steuersignalverlaufs (CS) ein Sollwert (SV) der in der wenigstens einen Schaltanordnung zu erzeugenden Ausgangsspannung ermittelbar ist, wobei aus der Mehrzahl von einstellbaren Schaltkombinationen unter Berücksichtigung der den Schaltkombinationen zugeordneten Ausgangsspannungen eine Schaltkombination in Abhängigkeit von dem Sollwert (SV) auswählbar ist;
– eine Schaltelement-Einstell-Einrichtung, mit der die ausgewählte Schaltkombination in der wenigstens einen Schaltanordnung durch entsprechende Ansteuerung der Schaltelemente (T1, T2, T3, T4) einstellbar ist.

23. Vorrichtung nach Anspruch 22, dadurch gekennzeichnet, dass die Vorrichtung derart ausgestaltet ist, dass ein Verfahren nach einem der Ansprüche 2 bis 18 durchführbar ist.

24. Vorrichtung nach Anspruch 22 oder 23, dadurch gekennzeichnet, dass die Vorrichtung eine oder mehrere programmierte Logiken und/oder einen oder mehrere Mikrorechner umfasst.

25. Frequenzumrichter, umfassend wenigstens eine durch eine oder mehrere Gleichspannungen (U_{DC}) gespeiste Schaltanordnung zur Erzeugung einer durch einen Steuersignalverlauf (CS) vorgegebenen Ausgangsspannung, wobei die wenigstens eine Schaltanordnung eine Vielzahl von ansteuerbaren Schaltelementen (T1, T2, T3, T4) enthält, dadurch gekennzeichnet, dass der Frequenzumrichter eine Vorrichtung nach einem der Ansprüche 19 bis 21 enthält.

26. Computerprogrammprodukt mit einem auf einem maschinenlesbaren Träger gespeicherten Programmcode zur Durchführung eines Verfahrens nach einem der Ansprüche 1 bis 21, wenn das Programm auf einem Rechner abläuft.

Es folgen 3 Blatt Zeichnungen

Anhängende Zeichnungen

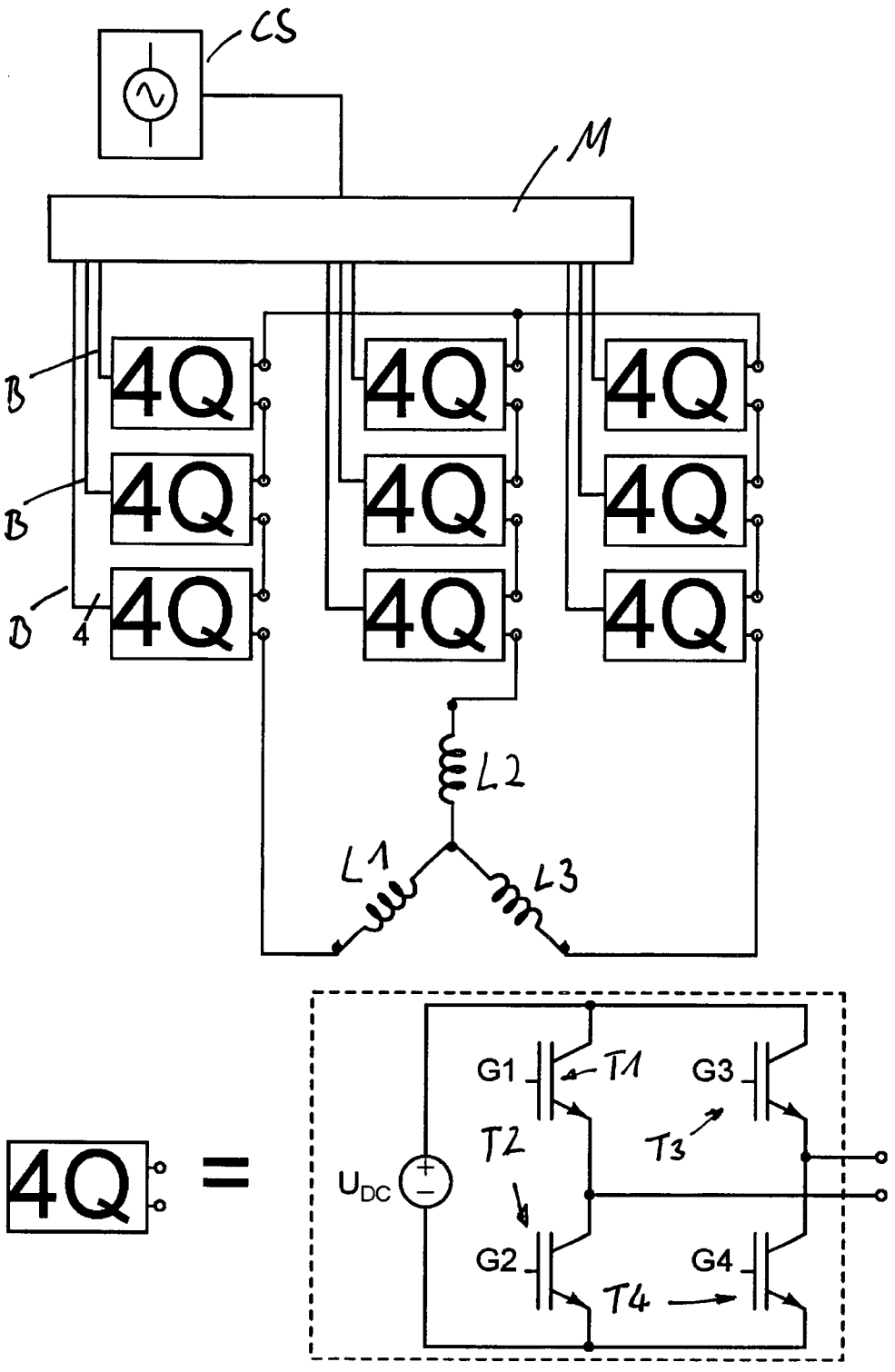


Fig. 1

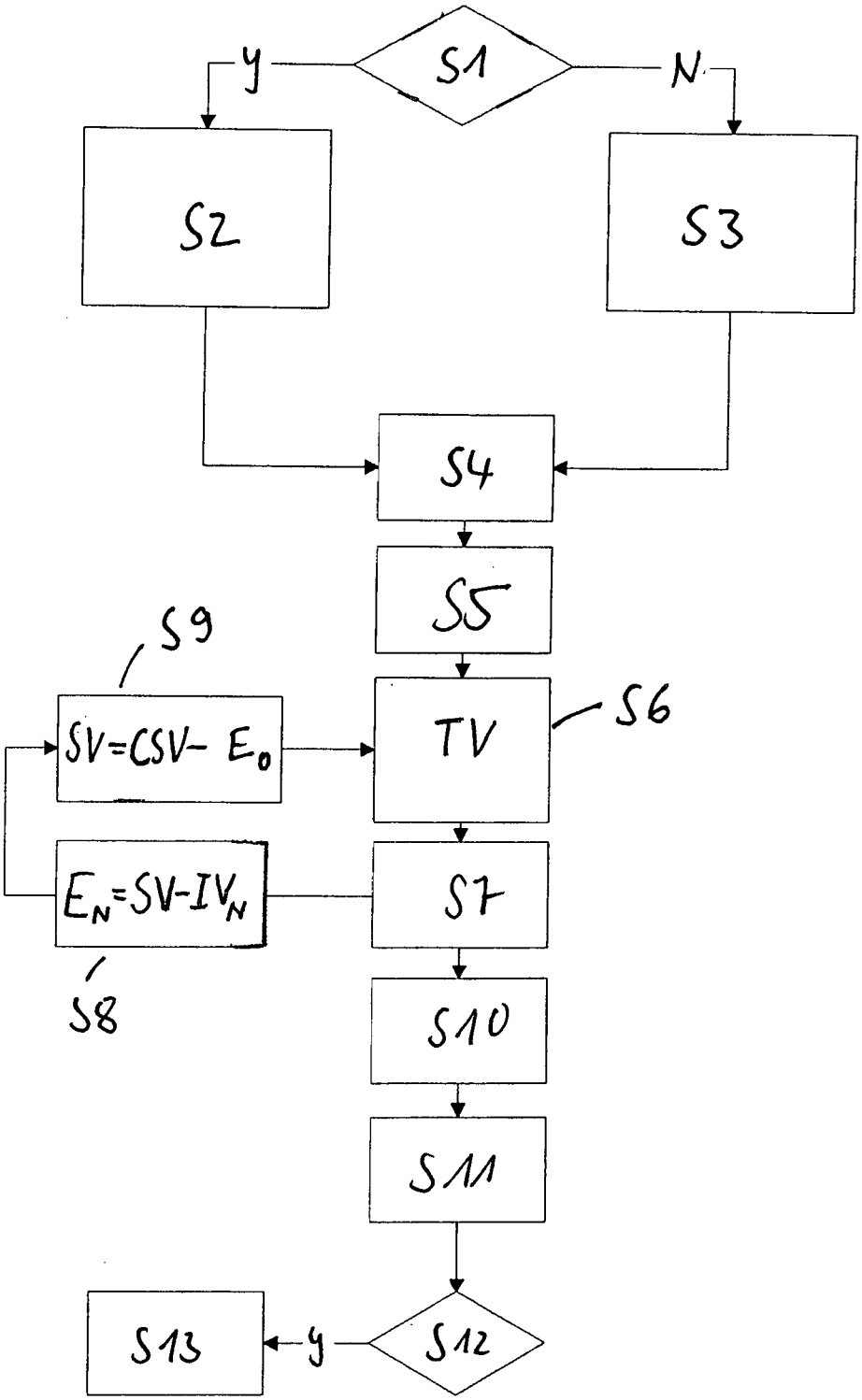


Fig. 2

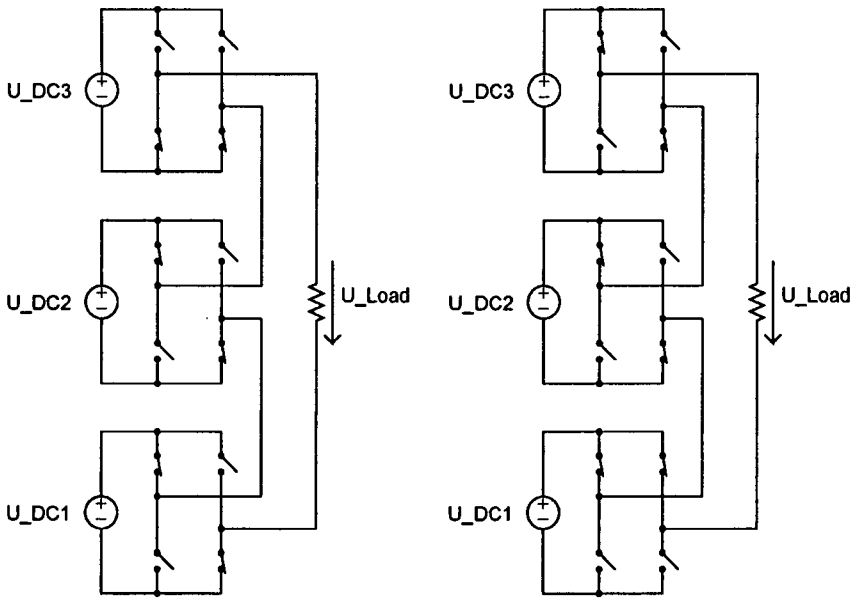

U_DC3
U_DC2
U_DC1
U_Load
U_DC3
U_DC2
U_DC1
U_Load

Fig. 3

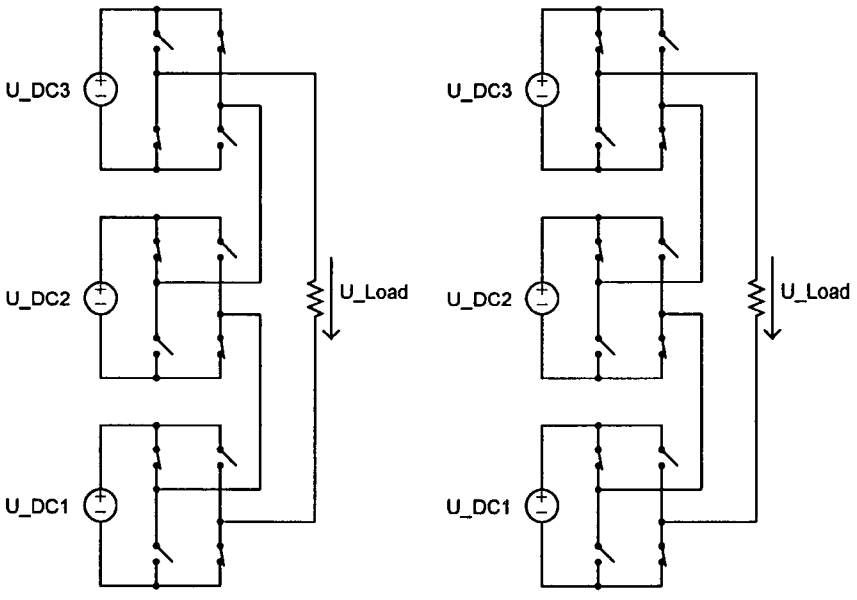

U_DC3
U_DC2
U_DC1
U_Load
U_DC3
U_DC2
U_DC1
U_Load

Fig. 4